

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-93471

(43)公開日 平成10年(1998)4月10日

(51)Int.Cl.⁶

識別記号

F I

H 0 4 B 1/44

H 0 4 B 1/44

H 0 1 P 1/15

H 0 1 P 1/15

H 0 3 K 17/693

H 0 3 K 17/693

A

審査請求 未請求 請求項の数5 F D (全 11 頁)

(21)出願番号 特願平8-263536

(22)出願日 平成8年(1996)9月11日

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 片又 貴博

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(72)発明者 河岡 良積

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

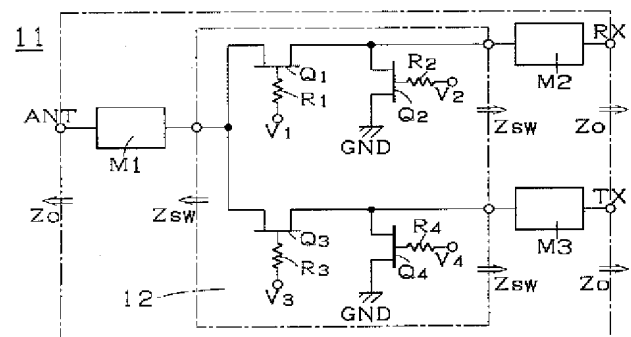
(74)代理人 弁理士 中野 雅房

(54)【発明の名称】 信号切換えスイッチ

(57)【要約】

【課題】 スイッチング用半導体素子の低電圧動作におけるスイッチング性能を向上させる。

【解決手段】 半導体素子 $Q_1 \sim Q_4$ がスイッチング素子として用いられたスイッチ回路12と、複数の入出力端子ANT, RX, TX端子を備え、スイッチ回路12によって各入出力端子ANT, RX, TX端子を互いに接続したり、切り離したりするための信号切換えスイッチ11において、前記入出力端子ANT, RX, TX端子と前記スイッチ回路12との間にインピーダンス変換回路M1~M3を設け、スイッチ回路12からインピーダンス変換回路M1~M3をみたインピーダンス Z_{SW} を、入出力端子ANT, RX, TX端子から外部回路をみたインピーダンス Z_0 より小さくする。



【特許請求の範囲】

【請求項1】 半導体素子がスイッチング素子として用いられたスイッチ回路と、複数の入出力端子を備え、スイッチ回路によって各入出力端子を互いに接続したり、切り離したりするための信号切換えスイッチにおいて、前記入出力端子と前記スイッチ回路との間にインピーダンス変換回路を設け、スイッチ回路からインピーダンス変換回路をみたインピーダンスを、入出力端子から外部回路をみたインピーダンスより小さくしたことを特徴とする信号切換えスイッチ。

【請求項2】 前記インピーダンス変換回路は、前記スイッチ回路が形成された半導体集積回路のボンディングワイヤもしくはリードのインダクタンスと、前記半導体集積回路のストレーキャパシタンスとを用いたものであることを特徴とする、請求項1に記載の信号切換えスイッチ。

【請求項3】 前記インピーダンス変換回路は、誘電体多層基板内に形成されたインダクタンス、キャパシタンス及び伝送線路から構成されていることを特徴とする、請求項1又は2に記載の信号切換えスイッチ。

【請求項4】 前記インピーダンス変換回路は、単一正電源動作の直流カット用キャパシタンスと高周波チョーク用インダクタンスとを含んでいることを特徴とする、請求項1～3に記載の信号切換えスイッチ。

【請求項5】 前記入出力端子から各インピーダンス変換回路をみたインピーダンスが前記各外部回路の要求する最適インピーダンスにほぼ等しくなっていることを特徴とする、請求項1～4に記載の信号切換えスイッチ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は信号切換えスイッチに関する。例えば、携帯電話の送受信切り換え等に使用される高周波用の信号切換えスイッチに関するものである。

【0002】

【従来の技術】

（第1の従来例）図1は、従来の携帯電話の送受信切り換え等に使用される高周波用の信号切換えスイッチ1を示す回路図である。一般に、この種の回路はSPD T（Single-Pole-Dual-Throw）スイッチと呼ばれている。

【0003】このSPD Tスイッチは、入出力端子として、送受信用アンテナが接続されるANT端子（図ではANTで示す）と、送信用電力増幅器が接続されるTX端子（図ではTXで示す）と、受信用低雑音増幅器が接続されるRX端子（図ではRXで示す）とを備えている。

【0004】この信号切換えスイッチ1は4つのスイッチング用半導体素子（以下、スイッチング用素子という） $Q_1 \sim Q_4$ を有しており、スイッチング用素子としてGaAs MESFET（GaAs Metal-Semiconducto

r FET）が用いられている。ANT端子-RX端子間には、スイッチング用素子 Q_1 のソース・ドレインが直列に接続され、RX端子-グランド（以下、GNDと記す）間には、スイッチング用素子 Q_2 のソース・ドレインが直列に接続され、ANT端子-TX端子間には、スイッチング用素子 Q_3 のソース・ドレインが直列に接続され、TX端子-GND間には、スイッチング用素子 Q_4 のソース・ドレインが直列に接続されている。

【0005】各スイッチング用素子 $Q_1 \sim Q_4$ のゲートは、それぞれ抵抗 $R_1 \sim R_4$ を介して制御電圧端子に接続されている。 $V_1 \sim V_4$ は、各スイッチング用素子 $Q_1 \sim Q_4$ のゲートに印加する制御電圧（ゲートバイアス V_{GB} ）である。各スイッチング用素子 $Q_1 \sim Q_4$ は、ゲートにピンチオフ電圧 V_P 以上の電圧 V_{ON} を印加する（ $V_1 \sim V_4 \geq V_{ON}$ ）ことによりON（導通）状態となり、逆に、ゲートにピンチオフ電圧 V_P 以下の電圧 V_{OFF} を印加する（ $V_1 \sim V_4 \leq V_{OFF}$ ）ことによりOFF（遮断）状態となる。

【0006】しかして、信号切換えスイッチ1を通して送信する場合には、スイッチング用素子 Q_1 、 Q_4 の制御電圧 V_1 、 V_4 を V_{OFF} にし、スイッチング用素子 Q_2 、 Q_3 の制御電圧 V_2 、 V_3 を V_{ON} にすると、ANT端子-RX端子間がOFFとなり、ANT端子-TX端子間がONとなり、送信側の電力増幅器からアンテナに送信信号が出力される。

【0007】また、信号切換えスイッチ1を通して受信する場合には、スイッチング用素子 Q_2 、 Q_3 の制御電圧 V_2 、 V_3 を V_{OFF} にし、スイッチング用素子 Q_1 、 Q_4 の制御電圧 V_1 、 V_4 を V_{ON} にすると、ANT端子-TX端子間はOFFとなり、ANT端子-RX端子間はONとなり、アンテナから受信側の低雑音増幅器に受信信号が入力される。

【0008】RX端子-GND間のスイッチング用素子 Q_2 は、スイッチング用素子 Q_1 がOFF状態となっている場合にON状態となり、OFF状態にあるスイッチング用素子 Q_1 のOFF容量を通してRX端子側に漏れてきた信号電力をGNDに落とすことにより、RX端子のアイソレーション特性を高める効果がある。同様に、TX端子-GND間のスイッチング用素子 Q_4 は、スイッチング用素子 Q_3 がOFF状態となっている場合にON状態となり、OFF状態にあるスイッチング用素子 Q_3 のOFF容量を通してTX端子側に漏れてきた信号電力をGNDに落とすことにより、TX端子のアイソレーション特性を高める効果がある。

【0009】図2はスイッチング用素子（GaAs MESFET） $Q_1 \sim Q_4$ の特性を表わし、さらに、OFF状態のスイッチング用素子とON状態のスイッチング用素子のゲート・ソース間に加わっている信号電圧波形を表わす図であって、横軸はゲート・ソース間電圧 V_{GS} 、縦軸はドレイン電流 I_{DS} を示している。なお、スイッチ

ング用素子 $Q_1 \sim Q_4$ はデプレッション型であり、 I_{DSS} はゲート・ソース間電圧 $V_{GS} = 0$ のときの飽和ドレイン電流、 V_{TH} はゲート順方向電流の立ち上がり電圧、 V_p はピンチオフ電圧、 I_{Fmax} はゲート順方向電流の立ち上がり電圧 V_{TH} が印加されたときの飽和ドレイン電流、 V_R はゲート逆方向耐圧である。例えば、ピンチオフ電圧が $V_{p1} = V_{p2} = V_{p3} = V_{p4} = -1.5V$ であり、スイッチング用素子 $Q_1 \sim Q_4$ の制御電圧を $V_{ON} = 0V$ 、 $V_{OFF} = -3V$ 、信号切換えスイッチから外部回路をみたインピーダンスが $Z_0 = 50\Omega$ とすると、ON状態となったスイッチング用素子 $Q_1 \sim Q_4$ に入力可能な最大電圧波の振幅は3Vとなり、線形最大伝送可能電力は、90mW (19.5dBm) 程度となる。

【0010】しかし、従来の高周波用信号切換えスイッチ1においては、ANT端子とRX端子又はTX端子の間を伝搬する信号電圧 ΔV_{GS} が各スイッチング用素子 $Q_1 \sim Q_4$ のゲートバイアス V_{GB} (V_{ON} 又は V_{OFF}) を中心としてゲート・ソース間電圧 V_{GS} に重畳されるので、送信時にTX端子から大電力の信号が入力された場合、ゲート・ソース間電圧 V_{GS} がスイッチング用素子 $Q_1 \sim Q_4$ のピンチオフ電圧 V_p に達する。このとき、送信時にはON状態であるはずのスイッチング用素子 Q_3 は、ゲート・ソース間電圧 V_{GS} ($= V_{ON} + \Delta V_{GS}$) がピンチオフ電圧 V_p 以下となる毎に一時的にOFF状態となるので、送信電力波形がクリッピングされて波形歪が生じる。すなわち、送信時にTX端子から大電力の信号が入力された場合、スイッチング用素子の歪み特性が劣化してしまう。

【0011】また、TX端子から大電力の信号が入力された場合には、OFF状態であるはずのスイッチング用素子 Q_1 は、ゲート・ソース間電圧 V_{GS} ($= V_{OFF} + \Delta V_{GS}$) がピンチオフ電圧 V_p 以上となる毎に一時的にON状態となるので、送信電力の一部がRX端子へ漏れ、RX端子のアイソレーションが悪化する。

【0012】さらに、TX端子から大電力の信号が入力された場合には、OFF状態であるはずのスイッチング用素子 Q_4 は、ゲート・ソース間電圧 V_{GS} がピンチオフ電圧 V_p 以上となる毎に一時的にONとなるので、送信電力の一部がGNDに落ち、挿入損失が増加する。

【0013】現在の状況では、高周波回路の電源電圧をできるだけ小さくしたいという要求があるが、低電圧電源によってスイッチング用素子を制御する低電圧動作を行なう場合は、制御電圧 V_{ON} 、 V_{OFF} とピンチオフ電圧 V_p の差が小さくなるため、スイッチング用素子に大きな電圧の信号が流れることによるスイッチング性能の劣化がより顕著になり、線形最大伝送可能電力は減少する。従って、上記問題に対して、大電力用のスイッチング用素子を用い、電源電圧を大きくして対処することは実際のでない。

【0014】(第2の従来例) そこで、低電圧電源で大

電力信号のスイッチングを良好に行なうため、特開平5-199094号公報では、ピンチオフ電圧の異なる2種類のスイッチング用素子を用いた高周波スイッチ回路が開示されている。第1の従来例の信号切換えスイッチ1に適用するには、送信時にON状態となるスイッチング用素子 Q_2 、 Q_3 のピンチオフ電圧 V_{p2} 、 V_{p3} を、他のスイッチング用素子 Q_1 、 Q_4 のピンチオフ電圧 V_{p1} 、 V_{p4} より低く設定するとよい。

【0015】例えば、 $V_{p1} = V_{p4} = -0.8V$ 、 $V_{p2} = V_{p3} = -2.2V$ とし、制御電圧を $V_{ON} = 0V$ 、 $V_{OFF} = -3V$ 、信号切換えスイッチから外部回路をみたインピーダンスが $Z_0 = 50\Omega$ とすると、送信時にON状態となるスイッチング用素子 Q_3 に入力可能な最大電圧波の振幅は4.4Vとなり、送信時の線形最大伝送可能電力は、200mW (23dBm) 程度に増加する。

【0016】しかしながら、本従来例の高周波スイッチ回路では、半導体集積回路に実装した場合、同一ウェハ上にピンチオフ電圧の異なるスイッチング用素子を形成しなければならないことからプロセスが複雑となり、コストが高くなり、歩留りが低下するといった問題がある。

【0017】(第3の従来例) 図3は、特開平6-334506号公報に開示されている信号切換えスイッチ2を示す図である。この信号切換えスイッチ2にあっては、スイッチング用素子が多段接続されている。この方法では、例えば、第1の従来例の信号切換えスイッチ1において、各スイッチング用素子 Q_1 、 Q_2 、 Q_3 、 Q_4 に加えさらに直列にスイッチング用素子 Q_1' 、 Q_2' 、 Q_3' 、 Q_4' を接続するとよい。これによって、各スイッチング用素子 Q_1 、 Q_2 、 Q_3 、 Q_4 、 Q_1' 、 Q_2' 、 Q_3' 、 Q_4' のゲート・ソース間に重畳される電圧波の振幅は1段構成のときの半分になり、電源電圧を上げることなく、線形最大伝送可能電力を増加させることが可能となっている。

【0018】例えば、第1の従来例と同様のピンチオフ電圧 $V_p = -1.5V$ 、制御電圧 $V_{ON} = 0V$ 、 $V_{OFF} = -3V$ に設定されたスイッチング用素子を用い、信号切換えスイッチから外部回路をみたインピーダンスが $Z_0 = 50\Omega$ とすると、入力可能な最大電圧波の振幅は、2倍の6Vとなり、送信時の線形最大伝送可能電力は、360mW (25.6dBm) 程度に増加する。

【0019】しかしながら、この信号切換えスイッチ2にあっては、スイッチング用素子の数が倍必要となり、半導体集積回路に実装した場合、素子面積が2倍になることからチップ面積が増大し、コストが増加するといった問題がある。

【0020】

【発明が解決しようとする課題】 本発明は叙上の従来例の欠点に鑑みてなされたものであり、その目的とするところは、電源電圧を上げることなく線形最大伝送可能電

力を高め、スイッチング用素子のスイッチング性能を向上することにある。

【0021】

【発明の開示】本発明の請求項1に記載の信号切換えスイッチは、半導体素子がスイッチング素子として用いられたスイッチ回路と、複数の入出力端子を備え、スイッチ回路によって各入出力端子を互いに接続したり、切り離したりするための信号切換えスイッチにおいて、前記入出力端子と前記スイッチ回路との間にインピーダンス変換回路を設け、スイッチ回路からインピーダンス変換回路をみたインピーダンスを、入出力端子から外部回路をみたインピーダンスより小さくしたを特徴としている。ここで、入出力端子とは、入力端子、出力端子もしくは入出力共用端子をさす。

【0022】請求項1に記載の信号切換えスイッチにあつては、スイッチ回路からインピーダンス変換回路をみたインピーダンスが、入出力端子から外部回路をみたインピーダンスより小さくなっているため、インピーダンス変換回路を設けたことにより、スイッチ回路内部を伝搬する信号電力の電圧波の振幅が小さくなる。すなわち、電源電圧を上げることなく、信号切換えスイッチの最大伝送可能電力が増加する。

【0023】このように、半導体素子数を増やさずに信号切換えスイッチの最大伝送可能電力を高めているので、安価に製造できるとともに、半導体集積回路に実装したときに素子面積が大きくなならない。さらに、ピンチオフ電圧の異なる異種の半導体素子を併用する必要がないので、低コストで半導体集積回路内にスイッチ回路を形成することができ、半導体集積回路の製造プロセスが複雑になったり、歩留りが低下したりすることがない。

【0024】また、半導体素子のスイッチング性能（信号の波形がクリッピングされる等の歪み特性、半導体素子が一時的に切り換わって信号がGNDに漏れることによる挿入損失、送信側と受信側のアイソレーション特性）が向上するとともに、半導体素子を低電圧電源で安定して動作させることが可能となる。すなわち、半導体素子の制御電圧を中心としてゲート・ソース間電圧に重畳される電圧波の振幅が小さくなるので、大電力の信号を入力した場合においても、各半導体素子のスイッチング状態を安定に保つことが可能となり、信号切換えスイッチを低電圧電源で安定して動作させることが可能となる。

【0025】さらに、半導体素子のOFF時にゲート・ソース間電圧がゲート逆方向耐圧に達して半導体素子が破壊することを防止できるとともに、半導体素子のON時にゲート・ソース間電圧がゲート順方向電流の立ち上がり電圧に達しゲート大電流が流れてスイッチング性能が劣化することを防止できる。

【0026】請求項2に記載の実施態様は、請求項1記載の信号切換えスイッチにおいて、前記インピーダンス

変換回路が、前記スイッチ回路が形成された半導体集積回路のボンディングワイヤもしくはリードのインダクタンスと、前記半導体集積回路のストレーキャパシタンスとを用いたものであることを特徴としている。

【0027】請求項2に記載の実施態様にあつては、スイッチ回路が形成されている半導体集積回路のボンディングワイヤもしくはリードのインダクタンスとストレーキャパシタンスをインピーダンス変換回路に利用しているので、信号切換えスイッチの構成部品点数を削減することができる。また、スイッチ回路及びインピーダンス変換回路を構成された半導体集積回路のチップ面積を小さくすることができる。

【0028】従つて、信号切換えスイッチを小型化することができると共に製造コストも安価にすることができる。

【0029】請求項3に記載の実施態様は、請求項1又は2記載の信号切換えスイッチにおいて、前記インピーダンス変換回路が、誘電体多層基板内に形成されたインダクタンス、キャパシタンス及び伝送線路から構成されていることを特徴としている。

【0030】このように、インピーダンス変換回路を構成するインダクタンス、キャパシタンス及びボンディングワイヤを誘電体多層基板内に積層することにより、インピーダンス変換回路を小面積に形成することができ、信号切換えスイッチの小型化を図ることができる。

【0031】また、請求項3に記載の実施態様によれば、インピーダンス変換回路のQ値を下げることで、広帯域なインピーダンス変換が実現できる。よつて、広帯域にわたつて信号切換えスイッチの性能を向上させることができる。

【0032】請求項4に記載の実施態様は、請求項1～3記載の信号切換えスイッチにおいて、前記インピーダンス変換回路が、単一正電源動作用の直流カット用キャパシタンスと高周波チョーク用インダクタンスとを含んでいることを特徴としている。

【0033】この実施態様によれば、単一正電源動作用の高周波チョーク用インダクタンス及び直流カット用キャパシタンスをインピーダンス変換回路の一部として利用しているので、信号切換えスイッチの素子数を削減でき、半導体集積回路として構成する場合にはチップ面積を減少させることができる。従つて、製造コストの削減を図ることができる。

【0034】請求項5に記載の実施態様は、請求項1～4に記載の信号切換えスイッチにおいて、前記入出力端子から各インピーダンス変換回路をみたインピーダンスが前記各外部回路の要求する最適インピーダンスにほぼ等しくなっていることを特徴としている。

【0035】請求項5に記載の実施態様にあつては、インピーダンス変換回路が入出力端子に接続する外部回路との最適インピーダンスによる整合機能を有しているの

で、入出力端子と外部回路との間に整合回路を設ける必要がなくなる。

【0036】各入出力端子と外部回路との間に整合回路が不要になるので、信号切換えスイッチの性能を向上させた状態で、通信システム等の全体における変換損失の低減を図ることができる。さらに、素子数を減少させ、半導体集積回路においてはチップ面積を減少させることができるので、信号切換えスイッチの製造コストの削減を図ることができる。

【0037】

【発明の実施の形態】

(第1の実施形態)図4は、本発明の一実施形態による信号切換えスイッチ11を示す回路図である。この信号切換えスイッチ11は、スイッチング用素子 $Q_1 \sim Q_4$ としてGaAs MESFETのような半導体素子を用いたスイッチ回路12と、入出力端子であるANT端子、RX端子及びTX端子と、インピーダンス変換回路M1～M3とから構成されている。ここで、スイッチ回路12は、従来例として説明した信号切換えスイッチ(SPD Tスイッチ)1と同じものであるので、同一構成要素には同一符号を付して説明を省略する。インピーダンス変換回路M1はANT端子とスイッチ回路12の間に接続されており、スイッチ回路12からインピーダンス変換回路M1をみたインピーダンス Z_{SW} がANT端子から外部回路をみたインピーダンス Z_0 より小さくなるようにしている。同様に、インピーダンス変換回路M2はRX端子とスイッチ回路12の間に接続され、インピーダンス変換回路M3はTX端子とスイッチ回路12の間に接続されており、いずれもインピーダンス変換回路M2～M3からRX端子又はTX端子をみたインピーダンス Z_{SW} がRX端子又はTX端子から外部回路をみたインピーダンス Z_0 より小さくなるようにしている。

【0038】しかして、この信号切換えスイッチ11にあつては、入出力端子であるANT端子、RX端子及びTX端子とスイッチ回路12の間にそれぞれインピーダンス変換回路M1～M3を設け、スイッチ回路12からインピーダンス変換回路M1～M3をみたインピーダンス Z_{SW} が、ANT端子、RX端子及びTX端子から外部回路をみたインピーダンス Z_0 より小さくなるようにしている。スイッチ回路12内部を伝搬する信号電力の電圧波の振幅を小さくすることができる。よって、スイッチング用素子 $Q_1 \sim Q_4$ の制御電圧を中心としてゲート・ソース間電圧に重畳される電圧波の振幅が小さくなり、大電力の信号を入力した場合においても、各スイッチング用素子 $Q_1 \sim Q_4$ のスイッチング状態を安定に保つことが可能となり、最大伝送可能電力が向上し、低電圧動作におけるスイッチング性能(挿入損失、アイソレーション、歪み特性等)を向上させることができる。また、スイッチング用素子 $Q_1 \sim Q_4$ のOFF時にゲート・ソース間電圧がゲート逆方向耐圧 V_B に達して半導体素

子が破壊することを防止できる。さらに、半導体素子のON時にゲート・ソース間電圧がゲート順方向電流の立ち上がり電圧 V_{TH} に達して、ゲート大電流が流れ、スイッチング性能が劣化することを防止できる。

【0039】なお、本発明は、一般的にいうと、インピーダンス変換回路M1～M3によりスイッチ回路12から外部回路をみたインピーダンスを減少させ、スイッチ回路12に流れる信号の電圧振幅を減少させたものである。すなわち、スイッチ回路12から外部回路をみたインピーダンスを Z_{SW} とすると、信号電力 P が送られてきた場合、スイッチ回路12に伝送される電圧波の最大振幅 V_{SW} は $V_{SW} = (2 Z_{SW} P)^{1/2}$ で表わされるから、スイッチ回路12のインピーダンス Z_{SW} を小さくすることにより、スイッチ回路12を流れる信号電圧 V_{SW} を小さくすることができる。よって、スイッチング用素子 $Q_1 \sim Q_4$ の低電圧動作におけるスイッチング性能の劣化を防止することができる。本実施形態ではスイッチング用素子 $Q_1 \sim Q_4$ としてGaAs MESFETを例として用いたが、他の半導体素子、例えばPINダイオード等を用いても、低電圧電源を用いたスイッチ回路に大きな電圧の信号が発生するのを防止してスイッチング性能の劣化を防止することが可能である(以下の実施形態においても同様)。

【0040】(第2の実施形態)図5は、本発明の別な実施形態による信号切換えスイッチ13を示す回路図である。インピーダンス変換回路M1は、L型接続されたインダクタンス L_{ANT} とキャパシタンス C_{ANT} からなるL型無損失回路であり、信号の周波数を f とすると、インダクタンス L_{ANT} によるインピーダンスが $j(2\pi f)L_{ANT} = j25\Omega$ 、キャパシタンス C_{ANT} によるインピーダンスが $-j/(2\pi f C_{ANT}) = -j50\Omega$ となっている。従って、ANT端子から外部回路をみたインピーダンスが $Z_0 = 50\Omega$ のとき、スイッチ回路12からインピーダンス変換回路M1をみたインピーダンスは $Z_{SW} = 25\Omega$ になる。同様に、インピーダンス変換回路M2、M3は、それぞれL型接続されたインダクタンス L_{RX} 、 L_{TX} とキャパシタンス C_{RX} 、 C_{TX} とからなるL型無損失回路であり、インダクタンス L_{RX} 、 L_{TX} によるインピーダンスは $j(2\pi f)L_{RX} = j25\Omega$ 、 $j(2\pi f)L_{TX} = j25\Omega$ 、キャパシタンス C_{RX} 、 C_{TX} によるインピーダンスは $-j/(2\pi f C_{RX}) = -j50\Omega$ 、 $-j/(2\pi f C_{TX}) = -j50\Omega$ となっている。従って、RX端子又はTX端子から外部回路をみたインピーダンスが $Z_0 = 50\Omega$ のとき、スイッチ回路12からRX端子又はTX端子をみたインピーダンスも $Z_{SW} = 25\Omega$ になる。なお、インダクタンス L_{ANT} 、 L_{RX} 、 L_{TX} 、キャパシタンス C_{ANT} 、 C_{RX} 、 C_{TX} の素子定数は回路を流れる信号の周波数 f によって定まり、1.9GHzにおいては、 $L_{ANT} = L_{RX} = L_{TX} = 2.094\text{ nH}$ 、 $C_{ANT} = C_{RX} = C_{TX} = 1.675\text{ pF}$ となっている。

【0041】図6、図7はそれぞれ、信号切換スイッチ13に360mWの信号電力を入力したときの、入力端子（すなわち、TX端子またはANT端子）、スイッチ回路12内部、出力端子（すなわち、ANT端子またはRX端子）における電圧波形及び電流波形を示す図である。但し、簡単のため、スイッチ回路12内部での抵抗損失は0であるとして計算している。入出力端子であるANT端子、RX端子、TX端子は $Z_0 = 50\Omega$ 系であるから、電圧波の最大振幅は $6V [= (2P/Z_0)^{1/2}]$ 、電流波の最大振幅は $120mA [= (2P/Z_0)^{1/2}]$ となっているが、スイッチ回路12の内部ではインピーダンス変換回路M1～M3により $Z_{SW} = 25\Omega$ 系となっているため、電圧波の最大振幅は $4.24V [= (2P/Z_{SW})^{1/2}]$ 、電流波の最大振幅は $170mA [= (2P/Z_{SW})^{1/2}]$ となっている。

【0042】しかして、入出力端子であるANT端子、RX端子、TX端子から360mWの信号電力を入力すると、スイッチ回路12を伝搬する電圧波の最大振幅はインピーダンス $Z_0 = 50\Omega$ により、6Vに達するはずであるが、インピーダンス変換回路M1～M3によりインピーダンス Z_{SW} を 25Ω （インピーダンス Z_0 の $1/2$ 倍）とすれば、スイッチ回路12を伝搬する電圧波の最大振幅は $4.24V$ （ $1/\sqrt{2}$ 倍）に下がる。そのかわり、電流波の最大振幅は、 $Z_0 = 50\Omega$ では $120mA$ であったが、 $Z_{SW} = 25\Omega$ では $170mA$ と $\sqrt{2}$ 倍に増加する。

【0043】このように、入出力端子であるANT端子、RX端子、TX端子とスイッチ回路12の間にインピーダンス変換回路M1～M3を設け、スイッチ回路12からインピーダンス変換回路M1～M3をみたインピーダンス Z_{SW} が、入出力端子であるANT端子、RX端子、TX端子から外部回路をみたインピーダンス Z_0 より小さくなるようにインピーダンス変換回路M1～M3を設計することで、スイッチ回路12内部を伝搬する信号電力の電圧波の振幅を小さくすることができる。

【0044】従って、スイッチング用素子 $Q_1 \sim Q_4$ の制御電圧を中心としてゲート・ソース間電圧に重畳される電圧波の振幅が小さくなり、大電力の信号を入力した場合においても、各スイッチング用素子 $Q_1 \sim Q_4$ のスイッチング状態を安定に保つことが可能となり、最大伝送可能電力や、低電圧動作におけるスイッチング性能（挿入損失、アイソレーション、歪み特性等）を向上させることができる。

【0045】また、図2に示すように、スイッチング用素子 $Q_1 \sim Q_4$ のOFF時にゲート・ソース間電圧がスイッチング用素子 $Q_1 \sim Q_4$ のゲート逆方向耐圧 V_B に達するとスイッチング用素子 $Q_1 \sim Q_4$ の破壊が生じるが、本発明によれば、この耐圧制限も緩和することが可能となる。

【0046】さらに、スイッチング用素子 $Q_1 \sim Q_4$ のO

N時にゲート・ソース間電圧がゲート順方向電流の立ち上がり電圧 V_{TH} に達するとゲート大電流が流れ、スイッチング性能が劣化するが、本発明では、この影響も緩和することが可能である。

【0047】なお、これらの諸効果は、インピーダンス変換回路M1～M3によりスイッチ回路12内部のインピーダンスを低下させ、電圧振幅を減少させたことにより、スイッチング用素子の電圧的な制限から生じるスイッチング性能の劣化を緩和したものであって、本実施形態では例としてスイッチング用素子にGaAsMESFETを用いたが、他のスイッチング用半導体素子、例えばPINダイオード等においても、耐圧等の電圧的な制限を緩和することが可能である。

【0048】（第3の実施形態）図8は、本発明の別な実施形態による信号切換スイッチ14を示す平面図である。この信号切換スイッチ14においては、スイッチ回路12はIC（半導体集積回路）チップ15上に形成されている。16、17、18はそれぞれ、ICチップ15上に形成されているスイッチ回路12のANT側端子電極、RX側端子電極、TX側端子電極である。スイッチ回路12を形成されたICチップ15は、ダイパッド19上にダイボンディングされている。ダイパッド19からは3本のグランド端子20が延出されている。また、ICチップ15を封止しているモールドパッケージ21には、ANT端子となるANTリード22と、RX端子となるRXリード23と、TX端子となるTXリード24の各端部が埋めこまれている。ANTリード22とスイッチ回路12のANT側端子電極16はボンディングワイヤ25により接続されており、RXリード23とスイッチ回路12のRX側端子電極17はボンディングワイヤ26により接続されており、TXリード24とスイッチ回路12のTX側端子電極18はボンディングワイヤ27により接続されている。また、28、29、30はそれぞれANT側端子電極16、RX側端子電極17、TX側端子電極18の近傍に設けられたグランド電極であって、バイアホール31を介してダイパッド19に導通している。そして、スイッチ回路12のANT端子電極16aとグランド電極28はICチップ15上に形成されたMIMキャパシタ32によって接続されており、同様にRX端子電極17aとグランド電極29はMIMキャパシタ33により接続されており、TX端子電極18aとグランド電極30はMIMキャパシタ34により接続されている。

【0049】図9は上記信号切換スイッチ14の等価回路図である。この信号切換スイッチ14にあっては、ANT端子、RX端子、TX端子とスイッチ回路12の間に挿入されているインピーダンス変換回路M1～M3は、いずれもインダクタンス L_{L1} 、 L_{L2} 、 L_{L3} とキャパシタンス C_{S1} 、 C_{S2} 、 C_{S3} からなるL型回路とインダクタンス L_{W1} 、 L_{W2} とキャパシタンス C_{H1} 、 C_{H2} 、 C

M_3 からなるL型回路の2段構成となっている。

【0050】インピーダンス変換回路M1においては、ANTリード22の先端がANT端子となっており、インダクタンス L_{L1} はANTリード22のインダクタンスにより構成され、キャパシタンス C_{S1} はANTリード22とグランド端子20の間のストレーキャパシタンスにより構成され、インダクタンス L_{W1} 、 L_{W2} はボンディングワイヤ25のインダクタンスにより構成され、大容量のキャパシタンス C_{M1} はMIMキャパシタンス32により構成されている。

【0051】同様に、インピーダンス変換回路M2においては、RXリード23の先端がRX端子となっており、インダクタンス L_{L2} はRXリード23のインダクタンスにより構成され、キャパシタンス C_{S2} はRXリード23とグランド端子20の間のストレーキャパシタンスにより構成され、インダクタンス L_{W1} 、 L_{W2} はボンディングワイヤ26のインダクタンスにより構成され、大容量のキャパシタンス C_{M2} はMIMキャパシタンス33により構成されている。

【0052】同じく、インピーダンス変換回路M3においては、TXリード24の先端がTX端子となっており、インダクタンス L_{L3} はTXリード24のインダクタンスにより構成され、キャパシタンス C_{S3} はTXリード24とグランド端子20の間のストレーキャパシタンスにより構成され、インダクタンス L_{W1} 、 L_{W2} はボンディングワイヤ27のインダクタンスにより構成され、大容量のキャパシタンス C_{M3} はMIMキャパシタンス34により構成されている。

【0053】本実施形態によれば、信号切換えスイッチ14をモールドパッケージ21に納める際に問題となる、ANTリード22、RXリード23、TXリード24やボンディングワイヤ25、26、27の各インダクタンス L_{L1} 、 L_{L2} 、 L_{L3} や L_{W1} 、 L_{W2} 、ANTリード22、RXリード23、TXリード24とグランド端子20の間のストレーキャパシタンス C_{S1} 、 C_{S2} 、 C_{S3} をインピーダンス変換回路M1～M3の一部として積極的に利用することができ、ICチップ15のチップ面積を小さくすることが可能となり、信号切換えスイッチ14の性能を向上した状態で、ICチップ15の面積を小さくでき、製造コストを低廉にできる。

【0054】(第4の実施形態)図10は、本発明のさらに別な実施形態による信号切換えスイッチ35を示す斜視図、図11はその等価回路図である。この信号切換えスイッチ35にあっては、インピーダンス変換回路M1～M3が構成された誘電体多層基板36の上面に、スイッチ回路12を形成されたICチップ15が実装され、ICチップ15と誘電体多層基板36とがボンディングワイヤ37により接続されている。

【0055】インピーダンス変換回路M1～M3は、図11に示すように、誘電体多層基板36の内部に多段に

形成されたインダクタンス L_{A1} 、 L_{A2} 、 L_{A3} ； L_{B1} 、 L_{B2} 、 L_{B3} ； L_{C1} 、 L_{C2} 、 L_{C3} とキャパシタンス C_{A1} 、 C_{A2} 、 C_{A3} ； C_{B1} 、 C_{B2} 、 C_{B3} ； C_{C1} 、 C_{C2} 、 C_{C3} と伝送線路 MS_1 ； MS_2 ； MS_3 により構成されている。

【0056】インピーダンス変換回路M1においては、ANT端子とスイッチ回路12間に直列にインダクタンス L_{A1} 、キャパシタンス C_{A1} 、伝送線路 MS_1 、インダクタンス L_{A3} が接続され、インダクタンス L_{A1} とキャパシタンス C_{A1} の接続点がインダクタンス L_{A2} を介してGNDに接続され、キャパシタンス C_{A1} と伝送線路 MS_1 の接続点がキャパシタンス C_{A2} を介してGNDに接続され、伝送線路 MS_1 とインダクタンス L_{A3} の接続点がキャパシタンス C_{A3} を介してGNDに接続されている。

【0057】同様に、インピーダンス変換回路M2(M3)においては、RX端子(TX端子)とスイッチ回路12間に直列にインダクタンス L_{B1} (L_{C1})、キャパシタンス C_{B1} (C_{C1})、伝送線路 MS_2 (MS_3)、インダクタンス L_{B3} (L_{C3})が接続され、インダクタンス L_{B1} (L_{C1})とキャパシタンス C_{B1} (C_{C1})の接続点がインダクタンス L_{B2} (L_{C2})を介してGNDに接続され、キャパシタンス C_{B1} (C_{C1})と伝送線路 MS_2 (MS_3)の接続点がキャパシタンス C_{B2} (C_{C2})を介してGNDに接続され、伝送線路 MS_2 (MS_3)とインダクタンス L_{B3} (L_{C3})の接続点がキャパシタンス C_{B3} (C_{C3})を介してGNDに接続されている。なお、ボンディングワイヤ37のインダクタンスがインピーダンス変換回路M1～M3に利用されており、ボンディングワイヤ37がインピーダンス変換回路M1～M3の一部となっている。

【0058】このように、インピーダンス変換回路M1～M3を誘電体多層基板36に形成することにより、小さな実装面積において、インピーダンス変換回路M1～M3をインダクタンス L_{A1} ～ L_{C3} 、キャパシタンス C_{A1} ～ C_{C3} 、伝送線路 MS_1 ～ MS_3 及びボンディングワイヤ37により多段に形成することができる。

【0059】従って、インピーダンス変換回路M1～M3のQ値を下げることができ、広帯域なインピーダンス変換が実現できる。よって、広帯域にわたってスイッチ回路12の性能を向上することができる。また、このインピーダンス変換回路M1～M3は誘電体多層基板36に形成しているため、実装面積が小さくて済み、信号切換えスイッチ35を小型化することができる。

【0060】(第5の実施形態)図12は、本発明のさらに別な実施形態による信号切換えスイッチ38を示す回路図である。この信号切換えスイッチ38は、単一正電源動作を実現するために直流カット用キャパシタンス C_{DC} と高周波チョーク用インダクタンス L_{RF} を付加しており、この直流カット用キャパシタンス C_{DC} と高周波チョーク用インダクタンス L_{RF} をインピーダンス変換回路M1～M3の一部としている。

【0061】すなわち、インピーダンス変換回路M1

は、ANT端子とスイッチ回路12の間に挿入された直流カット用キャパシタンス C_{DC} と、この直流カット用キャパシタンス C_{DC} とANT端子間の接続点とGNDの間に直列に挿入されたインダクタンス L_G と、この直流カット用キャパシタンス C_{DC} とスイッチ回路12間の接続点に接続されて定電圧 V_{DD} を印加された高周波チョーク用インダクタンス L_{RF} とから構成されている。

【0062】また、インピーダンス変換回路M2は、RX端子とスイッチ回路12の間に挿入された直流カット用キャパシタンス C_{DC} と、この直流カット用キャパシタンス C_{DC} とRX端子間の接続点とGNDの間に直列に挿入されたインダクタンス L_G と、スイッチング用素子 Q_2 とGNDの間に挿入された直流カット用キャパシタンス C_{DC} と、この直流カット用キャパシタンス C_{DC} とスイッチング用素子 Q_2 の接続点に接続されて定電圧 V_{DD} を印加された高周波チョーク用インダクタンス L_{RF} とから構成されている。

【0063】同様に、インピーダンス変換回路M3は、TX端子とスイッチ回路12の間に挿入された直流カット用キャパシタンス C_{DC} と、この直流カット用キャパシタンス C_{DC} とTX端子間の接続点とGNDの間に挿入されたインダクタンス L_G と、スイッチング用素子 Q_4 とGNDの間に挿入された直流カット用キャパシタンス C_{DC} と、この直流カット用キャパシタンス C_{DC} とスイッチング用素子 Q_4 の接続点に接続され定電圧 V_{DD} を印加された高周波チョーク用インダクタンス L_{RF} （インピーダンス変換回路M2と共用）とから構成されている。

【0064】この信号切換えスイッチ38は、上記のように単一正電源動作の高周波チョーク用インダクタンス L_{RF} 及び直流カット用キャパシタンス C_{DC} をインピーダンス変換回路M1～M3の一部として利用しているので、信号切換えスイッチ38の素子数を削減でき、半導体集積回路として構成する場合にはチップ面積を減少させることができる。

【0065】（第6の実施形態）図13は、本発明のさらに別な実施形態による信号切換えスイッチ39を外部回路と共に示す図である。ANT端子には送受信アンテナ40が接続され、RX端子には受信用低雑音増幅器（LNA）41が接続され、TX端子には送信用電力増幅器（PA）42が接続されている。

【0066】この信号切換えスイッチ39においては、スイッチ回路12からインピーダンス変換回路M1～M3をみたインピーダンス Z_{SM} を、ANT端子、RX端子及びTX端子から送受信アンテナ40、受信用低雑音増幅器41、送信用電力増幅器42等の外部回路をみたインピーダンス Z_0 より小さくし、さらに、ANT端子、RX端子及びTX端子から各インピーダンス変換回路M1～M3をみたインピーダンスを送受信アンテナ40、受信用低雑音増幅器41、送信用電力増幅器42等の外部回路が要求する最適インピーダンス（定格インピーダ

ンス） Z_{ANT} 、 Z_{LNA} 、 Z_{PA} となるよう、各インピーダンス変換回路M1～M3が設計されている。これによってインピーダンス変換回路にANT端子、RX端子、TX端子に接続する外部回路との最適インピーダンスによる整合機能を持たせている。

【0067】ここで、最適インピーダンスとは、送受信アンテナ40では、送信回路から送受信アンテナ40に入力された送信電力が全て空中へ放射され、逆に空中から入射した受信電力が全て受信回路へ出力されるようなインピーダンス Z_{ANT} である。また、送信用電力増幅器42では、最大出力電力が得られるインピーダンス Z_{PA} である。また、受信用低雑音増幅器41では、最小雑音指数が得られるインピーダンス Z_{LNA} である。

【0068】信号切換えスイッチ39が最適インピーダンスによる整合機能を有しない場合には、送受信アンテナ40、送信用電力増幅器42、受信用低雑音増幅器41等の外部回路をANT端子、TX端子、RX端子に接続する場合には、別途整合回路を用いることにより、ANT端子、TX端子及びRX端子における外部回路との特性インピーダンス（例えば50Ω）を外部回路が要求する最適インピーダンスに変換した後、整合回路を介してANT端子、TX端子及びRX端子に送受信アンテナ40、送信用電力増幅器42、受信用低雑音増幅器41等の外部回路を接続する必要がある。

【0069】これに対し、本実施形態による信号切換えスイッチ39では、インピーダンス変換回路M1～M3に、ANT端子、TX端子、RX端子に接続する外部回路との最適インピーダンスによる整合機能を持たせているから、ANT端子、RX端子、TX端子と外部回路との間に整合回路が不要になり、外部回路と接続する際の構成を簡単にすることができる。

【0070】さらに、ANT端子、RX端子、TX端子と外部回路との間に接続される整合回路が不要になるので、信号切換えスイッチ39の性能を向上させた状態において、信号切換えスイッチ39や通信システムにおける変換損失を低減でき、さらに素子数を減少させ、半導体集積回路を用いる場合にはチップ面積を減少させることができ、信号切換えスイッチ39の製造コストを安価にできる。

【図面の簡単な説明】

【図1】従来の信号切換えスイッチを示す回路図である。

【図2】スイッチング用素子の特性とスイッチング用素子のゲートに印加される制御電圧に重畳された信号電圧を示す図である。

【図3】別の従来例であって、スイッチング用素子が多段接続された信号切換えスイッチを示す回路図である。

【図4】本発明の一実施形態による信号切換えスイッチを示す回路図である。

【図5】本発明の別な実施形態による信号切換えスイッ

チを示す回路図である。

【図6】同上の信号切換えスイッチに信号電力を入力したときの入力端子、出力端子及びスイッチ回路内部における電圧波形を示す図である。

【図7】同上の信号切換えスイッチに信号電力を入力したときの入力端子、出力端子及びスイッチ回路内部における電流波形を示す図である。

【図8】本発明のさらに別な実施形態による信号切換えスイッチを示す平面図である。

【図9】同上の信号切換えスイッチの等価回路を示す回路図である。

【図10】本発明のさらに別な実施形態による信号切換えスイッチを示す外観斜視図である。

【図11】同上の信号切換えスイッチの等価回路を示す回路図である。

【図12】本発明のさらに別な実施形態による信号切換えスイッチを示す回路図である。

【図13】本発明のさらに別な実施形態による信号切換

えスイッチを示す回路ブロック図である。

【符号の説明】

$Q_1 \sim Q_4$ スイッチング用素子

$M1 \sim M3$ インピーダンス変換回路

$L_{ANT}, L_{L1} \sim L_{L3}, L_{W1}, L_{W2}, L_{A1} \sim L_{A3}, L_{B1} \sim L_{B3}, L_{C1} \sim L_{C3}$ インダクタンス

$C_{ANT}, C_{S1} \sim C_{S3}, C_{M1} \sim C_{M3}, C_{A1} \sim C_{A3}, C_{B1} \sim C_{B3}, C_{C1} \sim C_{C3}$ キャパシタンス

$MS_1 \sim MS_3$ 伝送線路

L_{RF} 高周波チョーク用インダクタンス

C_{DC} 直流カット用キャパシタンス

ANT ANT端子

RX RX端子

TX TX端子

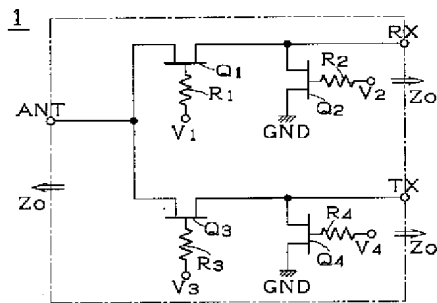
GND グランド

12 スイッチ回路

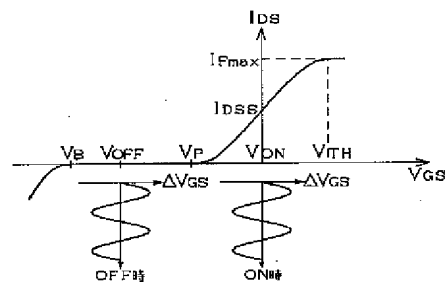
15 ICチップ

36 誘電体多層基板

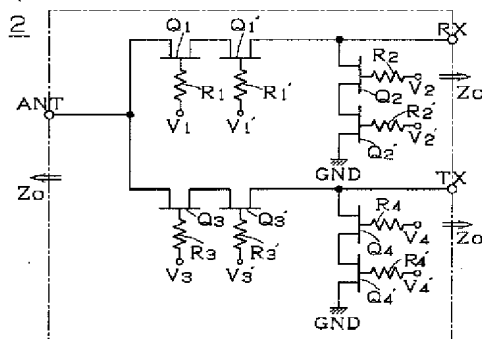
【図1】



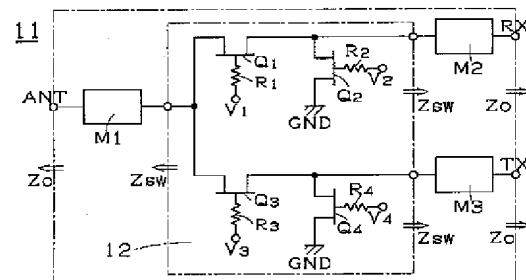
【図2】



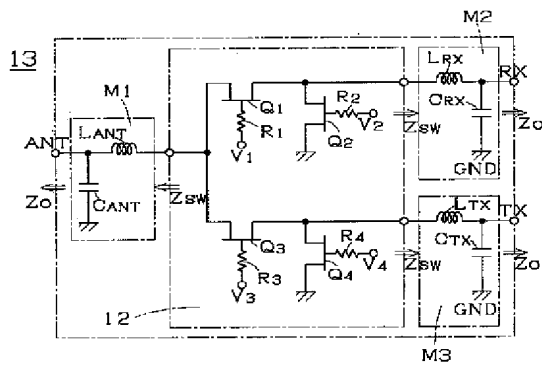
【図3】



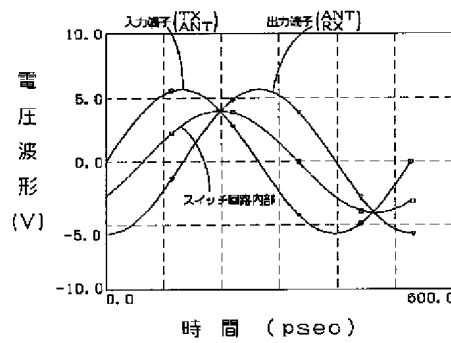
【図4】



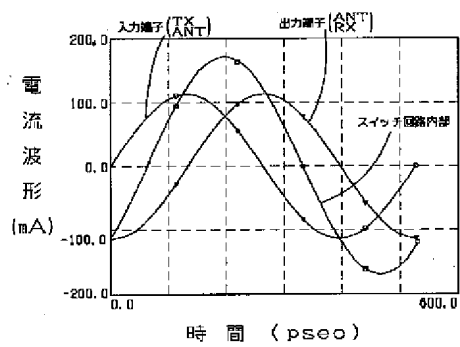
【図5】



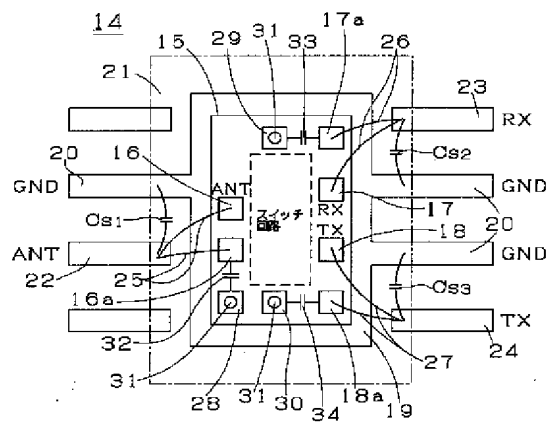
【図6】



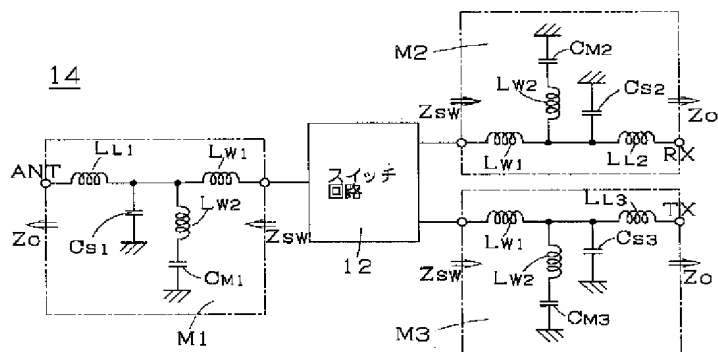
【図7】



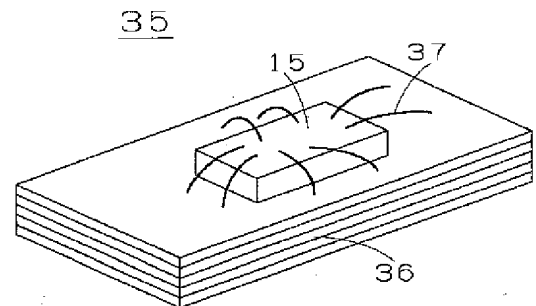
【図8】



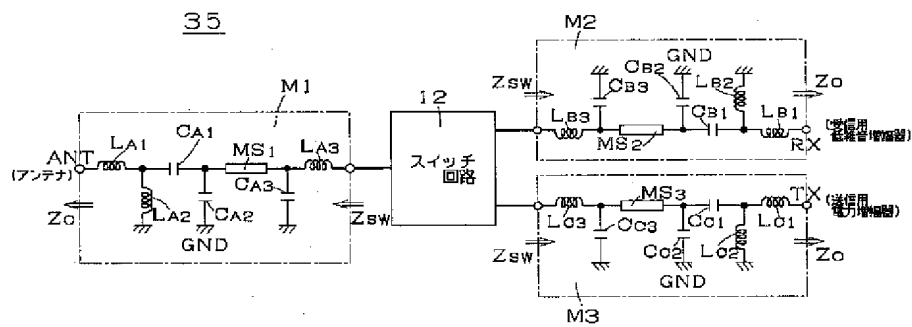
【図9】



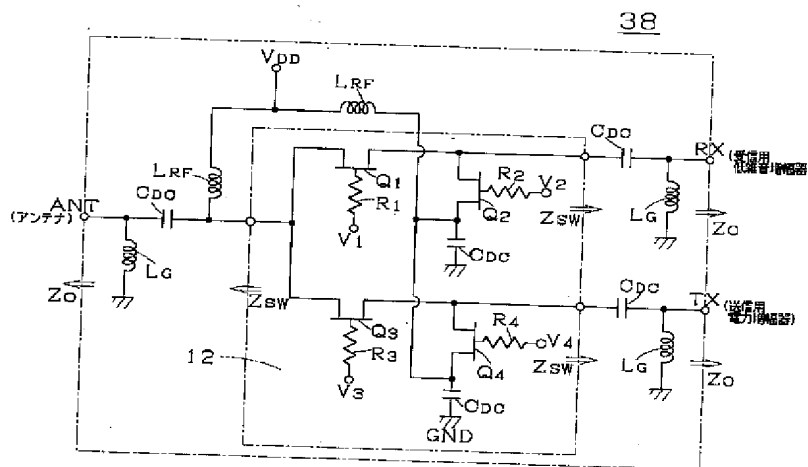
【図10】



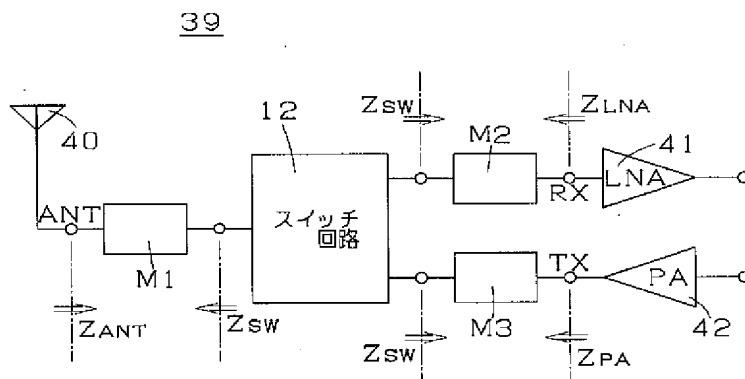
【図11】



【図12】



【図13】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-093471

(43)Date of publication of application : 10.04.1998

(51)Int.Cl. H04B 1/44

H01P 1/15

H03K 17/693

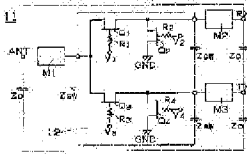
(21)Application number : 08-263536

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 11.09.1996

(72)Inventor : KATAMATA TAKAHIRO
KAWAOKA YOSHIZUMI

(54) SIGNAL CHANGEOVER SWITCH



(57)Abstract:

PROBLEM TO BE SOLVED: To improve the switching performance in a low voltage operating state of a switching semiconductor element.

SOLUTION: In the signal changeover switch 11 that is provided with a switch circuit 12 employing semiconductor elements Q1-Q4 for switching elements and a plurality of input output terminals ANT, RX, TX and in which the input output terminals ANT, RX, TX are connected/disconnected by the switch circuit 12, impedance conversion circuits M-M3 are provided between the input output terminals ANT, RX, TX and the switch circuit 12. Then an impedance ZSW, when viewing the impedance conversion circuits M1-M3 from the switch circuit 12 is set smaller than an impedance ZO when viewing an external circuit from the input output terminals ANT, RX, TX.

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]In a signal changeover switch for a semiconductor device to be provided with two or more input/output terminals, and connect each input/output terminal of each other with a switching circuit used as a switching element by a switching circuit, or separate from it, A signal changeover switch making smaller than impedance which saw an external circuit from an input/output terminal impedance which provided an impedance conversion circuit between said input/output terminal and said switching circuit, and saw an impedance conversion circuit from a switching circuit.

[Claim 2]The signal changeover switch according to claim 1, wherein a bonding wire of an integrated circuit in which said switching circuit was formed or inductance of a lead, and stray capacitance of said integrated circuit are used for said impedance conversion circuit.

[Claim 3]The signal changeover switch according to claim 1 or 2, wherein said impedance conversion circuit comprises inductance and capacitance which were formed in a dielectric multilayer board, and the transmission line.

[Claim 4]The signal changeover switch according to claim 1 to 3, wherein said impedance conversion circuit contains capacitance for a direct-current cut and inductance for high frequency chokes for single positive supply operation.

[Claim 5]The signal changeover switch according to claim 1 to 4, wherein impedance which saw each impedance conversion circuit from said input/output terminal is almost equal to the optimal impedance which said each external circuit requires.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any

damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to a signal changeover switch. For example, it is related with the signal changeover switch for high frequency used for the transceiver change of a cellular phone, etc.

[0002]

[Description of the Prior Art]

(The 1st conventional example) Drawing 1 is a circuit diagram showing the signal changeover switch 1 for high frequency used for the transceiver change of the conventional cellular phone, etc. Generally, this kind of circuit is called the SPDT (Single-Pole-Dual-Throw) switch.

[0003]This SPDT switch is provided with the ANT terminal (by a diagram, ANT shows) to which the antenna for transmission and reception is connected, TX terminal (by a diagram, TX shows) to which the power amplifier for transmission is connected, and RX terminal (by a diagram, RX shows) to which the low noise amplifier for reception is connected as an input/output terminal.

[0004]This signal changeover switch 1 Four semiconductor devices for switching. (It is hereafter called the element for switching) It has $Q_1 - Q_4$ and GaAs MESFET (GaAs Metal-Semiconductor FET) is used as an element for switching. Between ANT terminal-RX terminals, it is connected in series by the source drain of element Q_1 for switching, and between RX terminal-grounds (it is hereafter described as GND), It is connected in series by the source drain of element Q_2 for switching, and between ANT terminal-TX terminals, The source drain of element Q_3 for switching is connected in series, and the source drain of element Q_4 for switching is connected in series between TX terminal-GND.

[0005]The gate of each element Q_1 for switching - Q_4 is connected to the control voltage terminal via resistance $R_1 - R_4$, respectively. $V_1 - V_4$ are control voltage (gate bias V_{GB}) impressed to the gate of each element Q_1 for switching - Q_4 . Each element Q_1 for switching - Q_4 . It will be in ON (flow) state by what $(V_1 - V_4) \geq V_{ON}$ voltage V_{ON} more than pinch-off-voltage V_p is impressed to a gate for, On the contrary, it will be in an OFF (interception) state by what $(V_1 - V_4) \leq V_{OFF}$ voltage V_{OFF} below pinch-off-

voltage V_p is impressed to a gate for.

[0006]In carrying out a deer and transmitting through the signal changeover switch 1, Element Q_1 for switching, control voltage V_1 of Q_4 , and V_4 are made into V_{OFF} , If element Q_2 for switching, control voltage V_2 of Q_3 , and V_3 are made into V_{ON} , between ANT terminal–RX terminals will serve as OFF, between ANT terminal–TX terminals will be set to ON, and a sending signal will be outputted to an antenna from the power amplifier of the transmitting side.

[0007]In receiving through the signal changeover switch 1, If element Q_2 for switching, control voltage V_2 of Q_3 , and V_3 are made into V_{OFF} and element Q_1 for switching, control voltage V_1 of Q_4 , and V_4 are made into V_{ON} , It is set to OFF between ANT terminal–TX terminals, and is set to ON between ANT terminal–RX terminals, and an input signal is inputted into the low noise amplifier of a receiver from an antenna.

[0008]Element Q_2 for switching between RX terminal–GND, By being in an ON state, when element Q_1 for switching is an OFF state, and dropping on GND the signal power which has leaked to the RX terminal side through the OFF capacity of element Q_1 for switching in an OFF state, There is an effect which improves the isolation characteristic of RX terminal. Similarly element Q_4 for switching between TX terminal–GND, By being in an ON state, when element Q_3 for switching is an OFF state, and dropping on GND the signal power which has leaked to the TX terminal side through the OFF capacity of element Q_3 for switching in an OFF state, There is an effect which improves the isolation characteristic of TX terminal.

[0009]Drawing 2 expresses the characteristic of element (GaAs MESFET) Q_1 for switching – Q_4 , It is a figure showing the signal–level waveform added between the gate sauce of the element for switching of an OFF state, and the element for switching of an ON state, and a horizontal axis shows voltage V_{GS} between gate sauce, and the vertical axis shows drain current I_{DS} . Element Q_1 for switching – Q_4 are depression types, I_{DSS} The saturation drain current at the time of voltage $V_{GS}=0$ between gate sauce, As for V_{TH} , saturation drain current when pinch off voltage is impressed as for the rise voltage of gate forward current and V_p and rise voltage V_{TH} of gate forward current is impressed as for I_{Fmax} , and V_B are gate opposite direction pressure–proofing. For example, pinch off voltage is $V_{P1}=V_{P2}=V_{P3}=V_{P4}=-1.5V$, If $V_{ON}=0V$, $V_{OFF}=-3V$, and the impedance that saw the external circuit from the signal changeover switch set control voltage of element Q_1 for switching – Q_4 to $Z_0=50ohm$, The maximum voltage wave amplitude which can be inputted into element Q_1 for switching used as an ON state – Q_4 is set to 3V, and the electric power which can be linearity maximum transmitted serves as a 90–mW (19.5 dBm) grade.

[0010]In [carry out a deer and] the conventional signal changeover switch 1 for high frequency, Signal–level ΔV_{GS} which spreads between an ANT terminal, RX terminal, or TX terminals centers on gate bias V_{GB} (V_{ON} or V_{OFF}) of each element Q_1 for switching – Q_4 . Since voltage V_{GS} between gate sauce is overlapped, when the signal of big electric power is inputted from TX terminal at the time of transmission, voltage

V_{GS} between gate source reaches pinch-off-voltage V_p of element Q_1 for switching – Q_4 . At this time, element Q_3 for switching which must be an ON state at the time of transmission, Since it will be in an OFF state temporarily whenever voltage V_{GS} between gate source ($=V_{ON}+\Delta V_{GS}$) becomes below pinch-off-voltage V_p , clipping of the transmission power waveform is carried out, and waveform distortion arises. That is, when the signal of big electric power is inputted from TX terminal at the time of transmission, the strain characteristic of the element for switching will deteriorate. [0011]When the signal of big electric power is inputted from TX terminal, Element Q_1 for switching which must be an OFF state, Since it will be in an ON state temporarily whenever voltage V_{GS} between gate source ($=V_{OFF}+\Delta V_{GS}$) becomes more than pinch-off-voltage V_p , a part of transmission power leaks to RX terminal, and the isolation of RX terminal gets worse.

[0012]When the signal of big electric power is inputted from TX terminal, Since element Q_4 for switching which must be an OFF state is temporarily set to ON whenever voltage V_{GS} between gate source becomes more than pinch-off-voltage V_p , a part of transmission power falls to GND, and insertion loss increases it.

[0013]Although there is a demand of liking to make power supply voltage of a high frequency circuit as small as possible, in the present situation, When performing low voltage operation which controls the element for switching by low voltage power, Since the difference of control voltage V_{ON} , and V_{OFF} and pinch-off-voltage V_p becomes small, degradation of the switching performance by the signal of big voltage flowing into the element for switching becomes more remarkable, and the electric power which can be linearity maximum transmitted decreases. Therefore, it is not practical to enlarge power supply voltage and to cope with it to the above-mentioned problem, using the element for switching for big electric power.

[0014](The 2nd conventional example) In order to switch a big-electric-power signal good by low voltage power, by JP,5-199094,A, the high frequency switch circuit using two kinds of elements for switching from which pinch off voltage differs is indicated there. In order to apply to the signal changeover switch 1 of the 1st conventional example, It is good to set up lower than other element Q_1 for switching, pinch-off-voltage V_{p1} of Q_4 , and V_{p4} element Q_2 for switching which will be in an ON state at the time of transmission, pinch-off-voltage V_{p2} of Q_3 , and V_{p3} .

[0015]For example, it is referred to as $V_{p1}=V_{p4}=-0.8V$ and $V_{p2}=V_{p3}=-2.2V$, If $V_{ON}=0V$, $V_{OFF}=-3V$, and the impedance that saw the external circuit from the signal changeover switch set control voltage to $Z_0=50\Omega$, The maximum voltage wave amplitude which can be inputted into element Q_3 for switching which will be in an ON state at the time of transmission is set to 4.4V, and the electric power at the time of transmission which can be linearity maximum transmitted increases to a 200-mW (23 dBm) grade.

[0016]However, in the high frequency switch circuit of this conventional example, when mounted in an integrated circuit, since the element for switching from which pinch off voltage differs must be formed on the same wafer, a process becomes

complicated, cost becomes high, and there is a problem that the yield falls.

[0017](The 3rd conventional example) Drawing 3 is a figure showing the signal changeover switch 2 currently indicated by JP,6-334506,A. If it is in this signal changeover switch 2, multi stage connection of the element for switching is carried out. In [for example] the signal changeover switch 1 of the 1st conventional example with this method, It is good to connect element Q_1 for switching', Q_2' , Q_3' , and Q_4' still in series in addition to each element Q_1 for switching, Q_2 , Q_3 , and Q_4 . By this, each element Q_1 for switching, Q_2 , It is possible to make the electric power which can be linearity maximum transmitted increase, without the voltage wave amplitude on which it is superimposed between the gate sauce of Q_3 , Q_4 , Q_1' , Q_2' , Q_3' , and Q_4' becoming half [at the time of 1 stage constitution], and increasing power supply voltage.

[0018]For example, the pinch-off-voltage $V_p=-1.5V$ [same] as the 1st conventional example, If the impedance which saw the external circuit from the signal changeover switch sets to $Z_0=50\text{ohm}$ using the element for switching set as control voltage $V_{ON}=0V$ and $V_{OFF}=-3V$, The maximum voltage wave amplitude which can be inputted is set to 6V twice as many as this, and the electric power at the time of transmission which can be linearity maximum transmitted increases to a 360-mW (25.6 dBm) grade.

[0019]However, if it is in this signal changeover switch 2, when the number of the elements for switching is [it / double] necessary and mounts in an integrated circuit, since element areas double, a chip area increases, and there is a problem that cost increases.

[0020]

[Problem(s) to be Solved by the Invention]The place which this invention is made in view of the fault of an above-stated conventional example, and is made into the purpose heightens the electric power which can be linearity maximum transmitted, without increasing power supply voltage, and there is in improving the switching performance of the element for switching.

[0021]

[Description of the Invention]The signal changeover switch of this invention according to claim 1, In a signal changeover switch for a semiconductor device to be provided with two or more input/output terminals, and connect each input/output terminal of each other with the switching circuit used as a switching element by a switching circuit, or separate from it, An impedance conversion circuit is provided between said input/output terminal and said switching circuit, and it is characterized by the bottom smaller than the impedance which saw the external circuit for the impedance which saw the impedance conversion circuit from the switching circuit from the input/output terminal. Here, an input/output terminal points to an input terminal, an output terminal, or an input-and-output common terminal.

[0022]If it is in the signal changeover switch according to claim 1, Since the impedance which saw the impedance conversion circuit from the switching circuit is smaller than the impedance which saw the external circuit from the input/output

terminal, the voltage wave amplitude of the signal power which spreads the inside of a switching circuit becomes small by having provided the impedance conversion circuit. That is, the electric power of a signal changeover switch which can be maximum transmitted increases, without increasing power supply voltage.

[0023] Thus, since the electric power of the signal changeover switch which can be maximum transmitted is heightened without increasing the number of semiconductor devices, while being able to manufacture cheaply, element areas do not become large when mounted in an integrated circuit. Since it is not necessary to use together the semiconductor device of a different kind from which pinch off voltage differs, a switching circuit can be formed in an integrated circuit by low cost, the manufacturing process of an integrated circuit does not become complicated, or the yield does not fall.

[0024] the switching performance (a strain characteristic -- clipping of the waveform of a signal is carried out.) of a semiconductor device While the isolation characteristic of the insertion loss by a semiconductor device switching temporarily and a signal leaking to GND, the transmitting side, and a receiver improves, it becomes possible to be stabilized and to operate a semiconductor device by low voltage power. Namely, since the voltage wave amplitude on which the voltage between gate sauce is overlapped focusing on the control voltage of a semiconductor device becomes small, When the signal of big electric power is inputted, it becomes possible to keep the switching state of each semiconductor device stable, and it becomes possible to be stabilized and to operate a signal changeover switch by low voltage power.

[0025] While being able to prevent a semiconductor device from the voltage between gate sauce reaching gate opposite direction pressure-proofing at the time of OFF of a semiconductor device, and breaking, Switching performance can be prevented from the voltage between gate sauce reaching the rise voltage of gate forward current at the time of ON of a semiconductor device, and a gate high current flowing, and deteriorating.

[0026] In the signal changeover switch according to claim 1 the embodiment according to claim 2, Said impedance conversion circuit is characterized by using the bonding wire of the integrated circuit in which said switching circuit was formed or the inductance of a lead, and the stray capacitance of said integrated circuit.

[0027] Since the bonding wire of an integrated circuit, or the inductance and stray capacitance of a lead in which the switching circuit is formed are used for the impedance conversion circuit if it is in the embodiment according to claim 2, The component-parts mark of a signal changeover switch are reducible. The chip area of the integrated circuit which had the switching circuit and the impedance conversion circuit constituted can be made small.

[0028] Therefore, a signal changeover switch can be miniaturized and a manufacturing cost can also be made cheap.

[0029] The embodiment according to claim 3 is characterized by said impedance

conversion circuit comprising the inductance and capacitance which were formed in the dielectric multilayer board, and the transmission line in the signal changeover switch according to claim 1 or 2.

[0030] Thus, by laminating the inductance, the capacitance, and the bonding wire which constitute an impedance conversion circuit in a dielectric multilayer board, an impedance conversion circuit can be formed in a small area, and the miniaturization of a signal changeover switch can be attained.

[0031] According to the embodiment according to claim 3, the Q value of an impedance conversion circuit can be lowered and broadband impedance conversion can be realized. Therefore, the performance of a signal changeover switch can be raised over a broadband.

[0032] The embodiment according to claim 4 is characterized by said impedance conversion circuit containing the capacitance for a direct-current cut and the inductance for high frequency chokes for single positive supply operation in the signal changeover switch according to claim 1 to 3.

[0033] Since the inductance for high frequency chokes for single positive supply operation and the capacitance for a direct-current cut are used as a part of impedance conversion circuit according to this embodiment, The element number of a signal changeover switch is reducible, and a chip area can be decreased when it constitutes as an integrated circuit. Therefore, reduction of a manufacturing cost can be aimed at.

[0034] The embodiment according to claim 5 is characterized by the impedance which saw each impedance conversion circuit from said input/output terminal being almost equal to the optimal impedance which said each external circuit requires in the signal changeover switch according to claim 1 to 4.

[0035] Since the impedance conversion circuit has an adaption function by the optimal impedance with the external circuit linked to an input/output terminal if it is in the embodiment according to claim 5, it becomes unnecessary to provide a matching circuit between an input/output terminal and an external circuit.

[0036] Since a matching circuit becomes unnecessary between each input/output terminal and an external circuit, where the performance of a signal changeover switch is raised, reduction of the conversion loss in the whole communications system etc. can be aimed at. Since an element number can be decreased and a chip area can be decreased in an integrated circuit, reduction of the manufacturing cost of a signal changeover switch can be aimed at.

[0037]

[Embodiment of the Invention]

(A 1st embodiment) Drawing 4 is a circuit diagram showing the signal changeover switch 11 by one embodiment of this invention. The switching circuit 12 where a semiconductor device like GaAs MESFET was used for this signal changeover switch 11 as element Q_1 for switching - Q_4 . It comprises the ANT terminal, RX terminal and

TX terminal which are input/output terminals, and the impedance conversion circuits M1–M3. Here, since the switching circuit 12 is the same as the signal changeover switch (SPDT switch) 1 explained as a conventional example, it gives identical codes to an identical configuration element, and omits explanation. It is connected with the ANT terminal between the switching circuits 12, and he is trying for the impedance conversion circuit M1 to become smaller than impedance Z_0 as which impedance Z_{SW} which saw the impedance conversion circuit M1 from the switching circuit 12 regarded the external circuit from the ANT terminal. Similarly the impedance conversion circuit M2 is connected with RX terminal between the switching circuits 12, The impedance conversion circuit M3 is connected with TX terminal between the switching circuits 12, He is trying for all to become smaller than impedance Z_0 as which impedance Z_{SW} which saw RX terminal or TX terminal from the impedance conversion circuits M2–M3 regarded the external circuit from RX terminal or TX terminal.

[0038]If a deer is carried out and it is in this signal changeover switch 11, The impedance conversion circuits M1–M3 are formed, respectively between the ANT terminal, RX terminal and TX terminal which are input/output terminals, and the switching circuit 12, Since he is trying for impedance Z_{SW} which saw the impedance conversion circuits M1–M3 from the switching circuit 12 to become smaller than impedance Z_0 which saw the external circuit from the ANT terminal, RX terminal, and TX terminal, Voltage wave amplitude of the signal power which spreads switching circuit 12 inside can be made small. Therefore, also in the case where the voltage wave amplitude on which the voltage between gate sauce is overlapped focusing on the control voltage of element Q_1 for switching – Q_4 became small, and the signal of big electric power is inputted, It can become possible to keep stable the switching state of each element Q_1 for switching – Q_4 , the electric power which can be maximum transmitted can be improved, and the switching performances (insertion loss, an isolation, a strain characteristic, etc.) in low voltage operation can be raised. A semiconductor device can be prevented from the voltage between gate sauce reaching gate opposite direction resisting pressure V_B at the time of OFF of element Q_1 for switching – Q_4 , and breaking. The voltage between gate sauce reaches rise voltage V_{TH} of gate forward current at the time of ON of a semiconductor device, a gate high current flows, and switching performance can be prevented from deteriorating.

[0039]If this invention is generally said, it will decrease the impedance which saw the external circuit from the switching circuit 12 by the impedance conversion circuits M1–M3, and will decrease the voltage swing of the signal which flows into the switching circuit 12. Namely, if impedance which saw the external circuit from the switching circuit 12 is made into Z_{SW} , Since peak magnitude V_{SW} of the voltage wave transmitted to the switching circuit 12 is expressed with $V_{SW} = (2Z_{SW}P)^{1/2}$ when the signal power P has been sent, By making impedance Z_{SW} of the switching circuit 12

small, signal-level V_{SW} which flows through the switching circuit 12 can be made small. Therefore, degradation of the switching performance in the low voltage operation of element Q_1 for switching – Q_4 can be prevented. Although GaAs MESFET was used as an example as element Q_1 for switching – Q_4 in this embodiment, Even if it uses other semiconductor devices, for example, a PIN diode etc., it is possible to prevent the signal of big voltage from occurring in the switching circuit using low voltage power, and to prevent degradation of switching performance (also setting to following embodiments the same).

[0040](A 2nd embodiment) Drawing 5 is a circuit diagram showing the signal changeover switch 13 by another embodiment of this invention. When the impedance conversion circuit M1 is L type an unlost circuit which consists of inductance L_{ANT} by which L type connection was made, and capacitance C_{ANT} and frequency of a signal is set to f , The impedance according [the impedance by inductance L_{ANT}] to $j(2\pi f) L_{ANT}=j25\text{ohm}$ and capacitance C_{ANT} is $-j/(2\pi f C_{ANT})=-j50\text{ohm}$. Therefore, when the impedance which saw the external circuit from the ANT terminal is $Z_0=50\text{ohm}$, the impedance which saw the impedance conversion circuit M1 is set to $Z_{SW}=25\text{ohm}$ from the switching circuit 12. Similarly the impedance conversion circuit M2 and M3, Inductance L_{RX} , L_{TX} and capacitance C_{RX} by which L type connection was made, respectively, Are L type the unlost circuit which consists of C_{TX} , and Inductance L_{RX} , The impedance by L_{TX} $j(2\pi f) L_{RX}=j25\text{ohm}$, The impedance by $j(2\pi f) L_{TX}=j25\text{ohm}$, capacitance C_{RX} , and C_{TX} is $-j/(2\pi f C_{RX})=-j50\text{ohm}$ and $-j/(2\pi f C_{TX})=-j50\text{ohm}$. Therefore, when the impedance which saw the external circuit from RX terminal or TX terminal is $Z_0=50\text{ohm}$, the impedance which saw RX terminal or TX terminal is also set to $Z_{SW}=25\text{ohm}$ from the switching circuit 12. Inductance L_{ANT} , L_{RX} , L_{TX} , In [the element constant of capacitance C_{ANT} , C_{RX} , and C_{TX} becomes settled with the frequency f of the signal which flows through a circuit, and] 1.9 GHz, They are $L_{ANT}=L_{RX}=L_{TX}=2.094\text{nH}$ and $C_{ANT}=C_{RX}=C_{TX}=1.675\text{pF}$.

[0041]Drawing 6 and drawing 7 are the figures showing the voltage waveform and current wave form in an input terminal (namely, TX terminal or an ANT terminal), switching circuit 12 inside, and an output terminal (namely, an ANT terminal or RX terminal) when 360-mW signal power is inputted into the signal changeover switch 13, respectively. However, since it is easy, the ohm loss in switching circuit 12 inside has been calculated noting that it is 0. Since the ANT terminal which is an input/output terminal, RX terminal, and TX terminal are $Z_0=50\text{-ohm}$ systems, although the peak magnitude of $6\text{V} [= (2PZ_0)^{1/2}]$ and a current wave is $120\text{ mA} [= (2P/Z_0)^{1/2}]$, the peak magnitude of a voltage wave, Since it is a $Z_{SW}=25\text{-ohm}$ system by the impedance conversion circuits M1–M3 inside the switching circuit 12, As for the peak magnitude of the voltage wave, the peak magnitude of $4.24\text{V} [= (2PZ_{SW})^{1/2}]$ and a current wave is $170\text{ mA} [= (2P/Z_{SW})^{1/2}]$.

[0042]If a deer is carried out and 360-mW signal power is inputted from the ANT terminal which is an input/output terminal, RX terminal, and TX terminal, although the

peak magnitude of the voltage wave which spreads the switching circuit 12 should amount to 6V, by impedance $Z_0=50\text{ohm}$, If impedance Z_{SW} shall be 25 ohms (1/2 twice of impedance Z_0) by the impedance conversion circuits M1–M3, the peak magnitude of the voltage wave which spreads the switching circuit 12 will fall in 4.24V (1/root twice). Instead, although the peak magnitude of the current wave was 120 mA in $Z_0=50\text{ohm}$, it increases 170 mA and root2 twice in $Z_{\text{SW}}=25\text{ohm}$.

[0043] Thus, the impedance conversion circuits M1–M3 are formed between the ANT terminal which is an input/output terminal, RX terminal, TX terminal, and the switching circuit 12, Impedance Z_{SW} which saw the impedance conversion circuits M1–M3 from the switching circuit 12, Voltage wave amplitude of the signal power which spreads switching circuit 12 inside can be made small by designing the impedance conversion circuits M1–M3 become smaller than impedance Z_0 which saw the external circuit from the ANT terminal which is an input/output terminal, RX terminal, and TX terminal.

[0044] Therefore, also in the case where the voltage wave amplitude on which the voltage between gate sauce is overlapped focusing on the control voltage of element Q_1 for switching – Q_4 became small, and the signal of big electric power is inputted, It can become possible to keep stable the switching state of each element Q_1 for switching – Q_4 , and the electric power which can be maximum transmitted, and the switching performances (insertion loss, an isolation, a strain characteristic, etc.) in low voltage operation can be raised.

[0045] As shown in drawing 2, If the voltage between gate sauce reaches gate opposite direction resisting pressure V_B of element Q_1 for switching – Q_4 at the time of OFF of element Q_1 for switching – Q_4 , destruction of element Q_1 for switching – Q_4 will arise, but. According to this invention, it becomes possible to also ease these resisting pressure restrictions.

[0046] If the voltage between gate sauce reaches rise voltage V_{TH} of gate forward current at the time of ON of element Q_1 for switching – Q_4 , a gate high current will flow, and switching performance will deteriorate, but it is possible to also ease this influence in this invention.

[0047] By these several effects' having reduced the impedance of switching circuit 12 inside by the impedance conversion circuits M1–M3, and having decreased the voltage swing, Although degradation of the switching performance produced from voltage restrictions of the element for switching was eased and GaAsMESFET was used for the element for switching as an example in this embodiment, Also in other semiconductor devices for switching, for example, a PIN diode etc., it is possible to ease pressure-proof voltage restrictions.

[0048] (A 3rd embodiment) Drawing 8 is a top view showing the signal changeover switch 14 by another embodiment of this invention. In this signal changeover switch 14, the switching circuit 12 is formed on the IC (integrated circuit) chip 15. 16, 17, and 18 are an ANT side edge child electrode of the switching circuit 12 currently formed on IC chip 15, RX side edge child electrode, and TX side edge child electrode,

respectively. The die bonded of IC chip 15 which had the switching circuit 12 formed is carried out on the die pad 19. The three ground terminals 20 have extended from the die pad 19. Each end of the ANT lead 22 used as an ANT terminal, the RX lead 23 used as RX terminal, and the TX lead 24 used as TX terminal is embedded at the mold package 21 which is closing IC chip 15. The ANT side edge child electrode 16 of the ANT lead 22 and the switching circuit 12 is connected by the bonding wire 25, RX side edge child electrode 17 of the RX lead 23 and the switching circuit 12 is connected by the bonding wire 26, and TX side edge child electrode 18 of the TX lead 24 and the switching circuit 12 is connected by the bonding wire 27. 28, 29, and 30 are the ground electrodes provided near the ANT side edge child electrode 16, RX side edge child electrode 17, and the TX side edge child electrode 18, respectively, and it has flowed through them in the die pad 19 via the viahole 31. And the ANT terminal electrode 16a and the ground electrode 28 of the switching circuit 12 are connected by MIM capacitor 32 formed on IC chip 15, The RX terminal electrode 17a and the ground electrode 29 are similarly connected by MIM capacitor 33, and the TX terminal electrode 18a and the ground electrode 30 are connected by MIM capacitor 34.

[0049] Drawing 9 is a representative circuit schematic of the above-mentioned signal changeover switch 14. If it is in this signal changeover switch 14, the impedance conversion circuits M1-M3 inserted between the ANT terminal, RX terminal, TX terminal, and the switching circuit 12, The L type circuit where all consist of inductance L_{L1} , L_{L2} , L_{L3} and capacitance C_{S1} , C_{S2} , and C_{S3} , inductance L_{W1} and L_{W2} , capacitance C_{M1} , C_{M2} , It is 2 stage constitution of the L type circuit which consists of C_{M3} .

[0050] In the impedance conversion circuit M1, the tip of the ANT lead 22 serves as an ANT terminal, Inductance L_{L1} is constituted by the inductance of the ANT lead 22, Capacitance C_{S1} is constituted by the stray capacitance between the ANT lead 22 and the ground terminal 20, Inductance L_{W1} and L_{W2} are constituted by the inductance of the bonding wire 25, and mass capacitance C_{M1} is constituted by the MIM capacitance 32.

[0051] In [similarly] the impedance conversion circuit M2, The tip of the RX lead 23 serves as RX terminal, and inductance L_{L2} is constituted by the inductance of the RX lead 23, Capacitance C_{S2} is constituted by the stray capacitance between the RX lead 23 and the ground terminal 20, Inductance L_{W1} and L_{W2} are constituted by the inductance of the bonding wire 26, and mass capacitance C_{M2} is constituted by the MIM capacitance 33.

[0052] In the impedance conversion circuit M3 similarly, The tip of the TX lead 24 serves as TX terminal, and inductance L_{L3} is constituted by the inductance of the TX lead 24, Capacitance C_{S3} is constituted by the stray capacitance between the TX lead 24 and the ground terminal 20, Inductance L_{W1} and L_{W2} are constituted by the inductance of the bonding wire 27, and mass capacitance C_{M3} is constituted by the

MIM capacitance 34.

[0053]. According to this embodiment, when dedicating the signal changeover switch 14 to the mold package 21, become a problem. Each inductance L_{L1} of the ANT lead 22, the RX lead 23, the TX lead 24, or the bonding wires 25, 26, and 27, L_{L2} , L_{L3} and L_{W1} , L_{W2} , Stray capacitance C_{S1} between the ANT lead 22, the RX lead 23, the TX lead 24, and the ground terminal 20, C_{S2} , and C_{S3} can be positively used as a part of impedance conversion circuits M1–M3, It becomes possible to make the chip area of IC chip 15 small, and in the state where the performance of the signal changeover switch 14 was improved, area of IC chip 15 can be made small and a manufacturing cost can be made cheap.

[0054](A 4th embodiment) The perspective view and drawing 11 in which the signal changeover switch 35 according [drawing 10] to another embodiment of this invention is shown are the representative circuit schematic. If it is in this signal changeover switch 35, IC chip 15 which had the switching circuit 12 formed is mounted in the upper surface of the dielectric multilayer board 36 which the impedance conversion circuits M1–M3 comprised, and IC chip 15 and the dielectric multilayer board 36 are connected to it by the bonding wire 37.

[0055]As shown in drawing 11, the impedance conversion circuits M1–M3, Inductance L_{A1} , L_{A2} , L_{A3} , L_{B1} , L_{B2} , L_{B3} , L_{C1} , L_{C2} , L_{C3} and capacitance C_{A1} that were formed in multistage inside the dielectric multilayer board 36, It is constituted by C_{A2} , C_{A3} , C_{B1} , C_{B2} , C_{B3} , C_{C1} , C_{C2} , and C_{C3} and transmission-line MS_1 , MS_2 , MS_3 .

[0056]In the impedance conversion circuit M1, between an ANT terminal and the switching circuit 12, in series Inductance L_{A1} , Capacitance C_{A1} , transmission-line MS_1 , and inductance L_{A3} are connected, The node of inductance L_{A1} and capacitance C_{A1} is connected to GND via inductance L_{A2} , Capacitance C_{A1} and the node of transmission-line MS_1 are connected to GND via capacitance C_{A2} , and the node of transmission-line MS_1 and inductance L_{A3} is connected to GND via capacitance C_{A3} .

[0057]In [similarly] the impedance conversion circuit M2 (M3), Between RX terminal (TX terminal) and the switching circuit 12, in series Inductance L_{B1} (L_{C1}), Capacitance C_{B1} (C_{C1}), transmission-line MS_2 (MS_3), Inductance L_{B3} (L_{C3}) is connected and the node of inductance L_{B1} (L_{C1}) and capacitance C_{B1} (C_{C1}) is connected to GND via inductance L_{B2} (L_{C2}), The node of capacitance C_{B1} (C_{C1}) and transmission-line MS_2 (MS_3) is connected to GND via capacitance C_{B2} (C_{C2}), The node of transmission-line MS_2 (MS_3) and inductance L_{B3} (L_{C3}) is connected to GND via capacitance C_{B3} (C_{C3}). The inductance of the bonding wire 37 is used for the impedance conversion circuits M1–M3, and the bonding wire 37 has become a part of impedance conversion circuits M1–M3.

[0058]Thus, by forming the impedance conversion circuits M1–M3 in the dielectric multilayer board 36, In a small packaging area, the impedance conversion circuits M1–M3 can be formed in multistage by inductance $L_{A1} - L_{C3}$, capacitance $C_{A1} - C_{C3}$, transmission-line $MS_1 - MS_3$, and the bonding wire 37.

[0059]Therefore, the Q value of the impedance conversion circuits M1–M3 can be lowered, and broadband impedance conversion can be realized. Therefore, the performance of the switching circuit 12 can be improved over a broadband. Since these impedance conversion circuits M1–M3 are formed in the dielectric multilayer board 36, their packaging area is small, they end and can miniaturize the signal changeover switch 35.

[0060](A 5th embodiment) Drawing 12 is a circuit diagram showing the signal changeover switch 38 by another embodiment of this invention. This signal changeover switch 38 has added capacitance C_{DC} for a direct-current cut, and inductance L_{RF} for high frequency chokes, in order to realize single positive supply operation, This capacitance C_{DC} for a direct-current cut and inductance L_{RF} for high frequency chokes are made into the part of the impedance conversion circuits M1–M3.

[0061]Namely, capacitance C_{DC} for a direct-current cut by which the impedance conversion circuit M1 was inserted between the ANT terminal and the switching circuit 12, This capacitance C_{DC} for a direct-current cut, the node between ANT terminals, and inductance L_G inserted in series between GND, It comprises inductance L_{RF} for high frequency chokes to which it was connected with this capacitance C_{DC} for a direct-current cut at the node between the switching circuits 12, and constant-voltage V_{DD} was impressed.

[0062]Capacitance C_{DC} for a direct-current cut by which the impedance conversion circuit M2 was inserted between RX terminal and the switching circuit 12, This capacitance C_{DC} for a direct-current cut, the node between RX terminals, and inductance L_G inserted in series between GND, Element Q_2 for switching, and capacitance C_{DC} for a direct-current cut inserted between GND, It comprises inductance L_{RF} for high frequency chokes to which it was connected to at the node of this capacitance C_{DC} for a direct-current cut, and element Q_2 for switching, and constant-voltage V_{DD} was impressed.

[0063]Capacitance C_{DC} for a direct-current cut by which similarly the impedance conversion circuit M3 was inserted between TX terminal and the switching circuit 12, This capacitance C_{DC} for a direct-current cut, the node between TX terminals, and inductance L_G inserted between GND, Element Q_4 for switching, and capacitance C_{DC} for a direct-current cut inserted between GND, It comprises inductance L_{RF} for high frequency chokes (the impedance conversion circuit M2 and common use) to which it was connected to at the node of this capacitance C_{DC} for a direct-current cut, and element Q_4 for switching, and constant-voltage V_{DD} was impressed.

[0064]Since this signal changeover switch 38 uses inductance L_{RF} for high frequency chokes for single positive supply operation, and capacitance C_{DC} for a direct-current cut as mentioned above as a part of impedance conversion circuits M1–M3, The element number of the signal changeover switch 38 is reducible, and a chip area can be decreased when it constitutes as an integrated circuit.

[0065](A 6th embodiment) Drawing 13 is a figure showing the signal changeover

switch 39 by another embodiment of this invention with an external circuit. The transmitting antennas 40 are connected to an ANT terminal, the low noise amplifier (LNA) 41 for reception is connected to RX terminal, and the power amplifier 42 for transmission (PA) is connected to TX terminal.

[0066]In this signal changeover switch 39, impedance Z_{SW} which saw the impedance conversion circuits M1–M3 from the switching circuit 12, It is made smaller than impedance Z_0 which saw the external circuit of the transmitting antennas 40, the low noise amplifier 41 for reception, and the power amplifier 42 grade for transmission from the ANT terminal, RX terminal, and TX terminal, An ANT terminal, RX terminal. And TX terminal to each impedance conversion circuits M1–M3. So that it may become optimal impedance (rated impedance) Z_{ANT} as which the external circuit of the transmitting antennas 40, the low noise amplifier 41 for reception, and the power amplifier 42 grade for transmission requires the seen impedance, Z_{LNA} , and Z_{PA} , Each impedance conversion circuits M1–M3 are designed. The adaption function by the optimal impedance with the external circuit connected to an ANT terminal, RX terminal, and TX terminal by this in an impedance conversion circuit is given.

[0067]Here, the optimal impedance is impedance Z_{ANT} by which all the received power that all the transmission power inputted into the transmitting antennas 40 from the sending circuit was emitted to the air in the transmitting antennas 40, and entered from the air conversely is outputted to a receiving circuit. In the power amplifier 42 for transmission, it is impedance Z_{PA} from which maximum output power is obtained. In the low noise amplifier 41 for reception, it is impedance Z_{LNA} from which the minimum noise figure is obtained.

[0068]When the signal changeover switch 39 does not have an adaption function by the optimal impedance, In connecting the external circuit of the transmitting antennas 40, the power amplifier 42 for transmission, and the low noise amplifier 41 grade for reception to an ANT terminal, TX terminal, and RX terminal, After changing a characteristic impedance (for example, 50ohms) with the external circuit in an ANT terminal, TX terminal, and RX terminal into the optimal impedance which an external circuit requires by using a matching circuit separately, It is necessary to connect the external circuit of the transmitting antennas 40, the power amplifier 42 for transmission, and the low noise amplifier 41 grade for reception to an ANT terminal, TX terminal, and RX terminal via a matching circuit.

[0069]On the other hand, in the signal changeover switch 39 by this embodiment. Since the adaption function by the optimal impedance with the external circuit linked to an ANT terminal, TX terminal, and RX terminal is given to the impedance conversion circuits M1–M3, A matching circuit becomes unnecessary between an ANT terminal, RX terminal, TX terminal, and an external circuit, and composition at the time of connecting with an external circuit can be simplified.

[0070]Since the matching circuit connected between an ANT terminal, RX terminal, TX terminal, and an external circuit becomes unnecessary, In the state where the

performance of the signal changeover switch 39 was raised, the conversion loss in the signal changeover switch 39 or a communications system can be reduced, Furthermore an element number is decreased, when using an integrated circuit, a chip area can be decreased, and the manufacturing cost of the signal changeover switch 39 can be made cheap.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a circuit diagram showing the conventional signal changeover switch.

[Drawing 2]It is a figure showing the signal level on which the control voltage impressed to the characteristic of the element for switching and the gate of the element for switching was overlapped.

[Drawing 3]It is another conventional example and the element for switching is a circuit diagram showing the signal changeover switch by which multi stage connection was carried out.

[Drawing 4]It is a circuit diagram showing the signal changeover switch by one embodiment of this invention.

[Drawing 5]It is a circuit diagram showing the signal changeover switch by another embodiment of this invention.

[Drawing 6]It is a figure showing the voltage waveform in the inside of an input terminal when signal power is inputted into a signal changeover switch same as the above, an output terminal, and a switching circuit.

[Drawing 7]It is a figure showing the current wave form in the inside of an input terminal when signal power is inputted into a signal changeover switch same as the above, an output terminal, and a switching circuit.

[Drawing 8]It is a top view showing the signal changeover switch by another

embodiment of this invention.

[Drawing 9]It is a circuit diagram showing the equivalent circuit of a signal changeover switch same as the above.

[Drawing 10]It is an appearance perspective view showing the signal changeover switch by another embodiment of this invention.

[Drawing 11]It is a circuit diagram showing the equivalent circuit of a signal changeover switch same as the above.

[Drawing 12]It is a circuit diagram showing the signal changeover switch by another embodiment of this invention.

[Drawing 13]It is a circuit block figure showing the signal changeover switch by another embodiment of this invention.

[Description of Notations]

Q_1 – the element for Q_4 switching

M1 – M3 impedance-conversion circuit

L_{ANT} , $L_{L1} - L_{L3}$, L_{W1} , L_{W2} , $L_{A1} - L_{A3}$, $L_{B1} - L_{B3}$, $L_{C1} - L_{C3}$ inductance

C_{ANT} , $C_{S1} - C_{S3}$, $C_{M1} - C_{M3}$, $C_{A1} - C_{A3}$, $C_{B1} - C_{B3}$, $C_{C1} - C_{C3}$ capacitance

$MS_1 - MS_3$ transmission line

Inductance for L_{RF} high frequency chokes

Capacitance for C_{DC} direct-current cut

ANT ANT terminal

RX RX terminal

TX TX terminal

GND Ground

12 Switching circuit

15 IC chip

36 Dielectric multilayer board

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

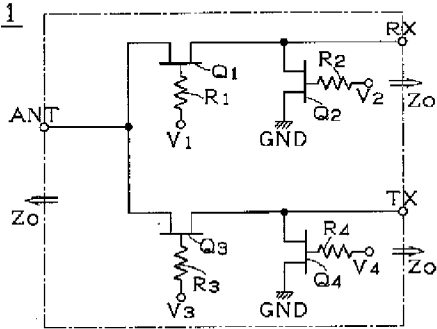
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

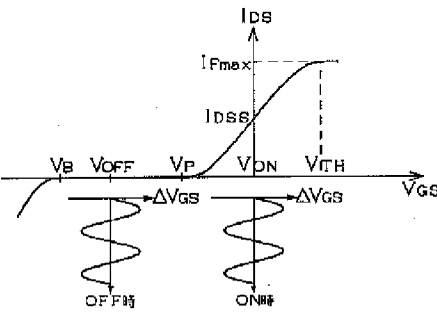
3.In the drawings, any words are not translated.

DRAWINGS

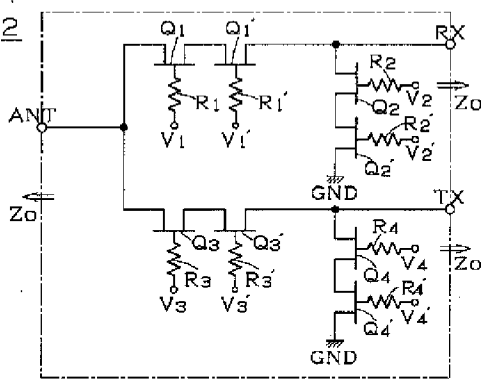
[Drawing 1]



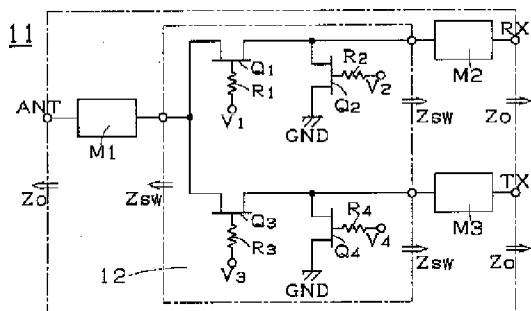
[Drawing 2]



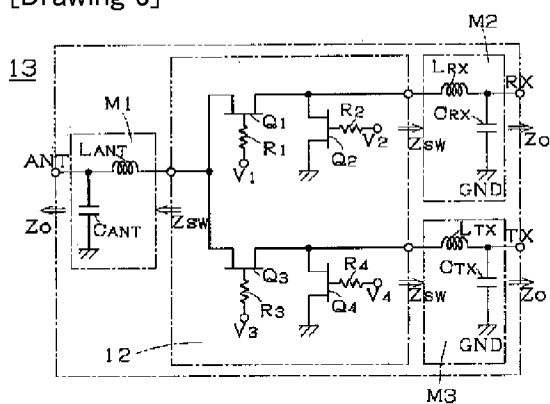
[Drawing 3]



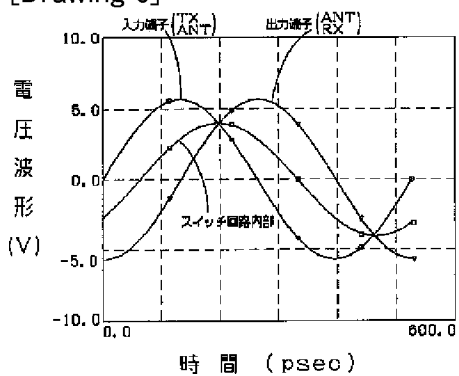
[Drawing 4]



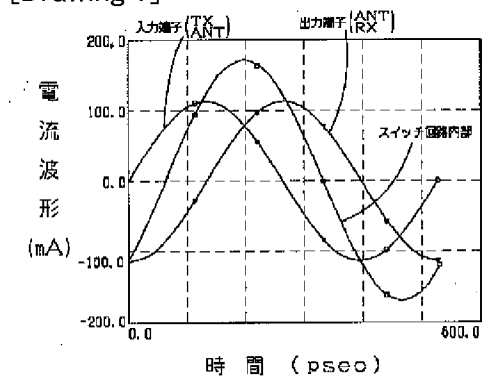
[Drawing 5]



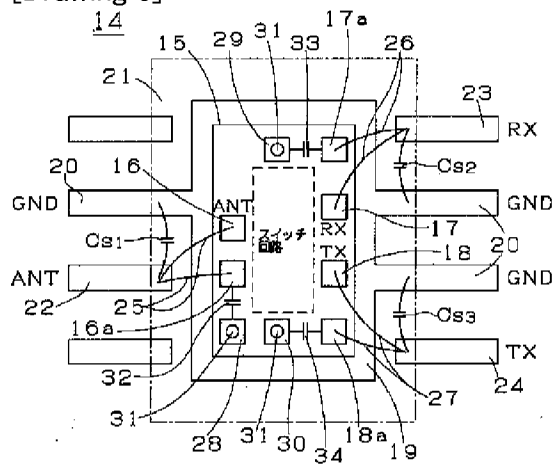
[Drawing 6]



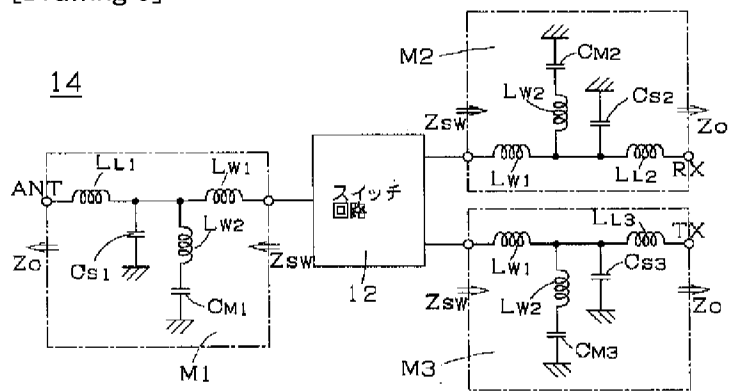
[Drawing 7]



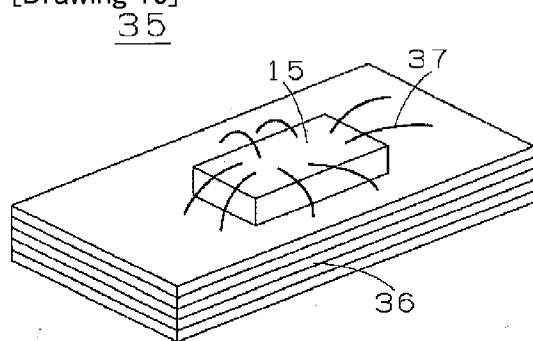
[Drawing 8]



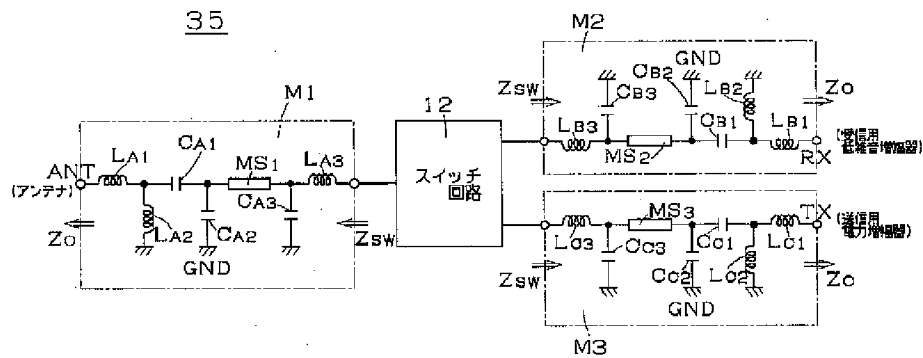
[Drawing 9]



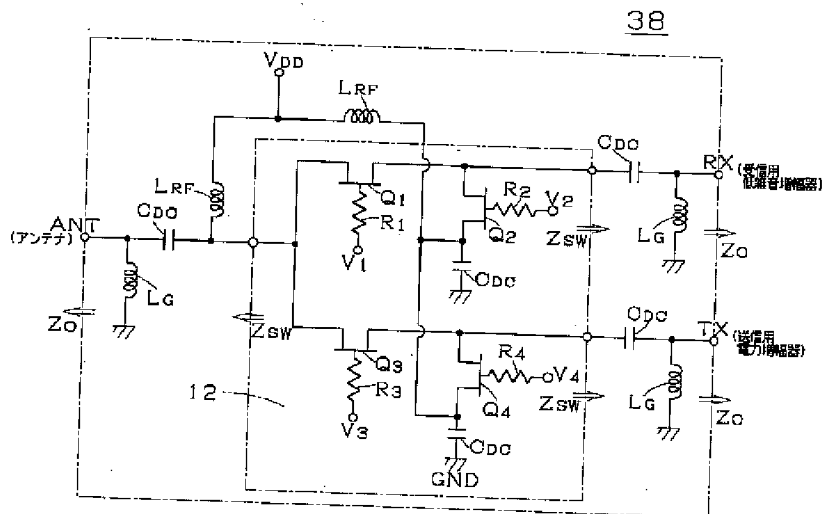
[Drawing 10]



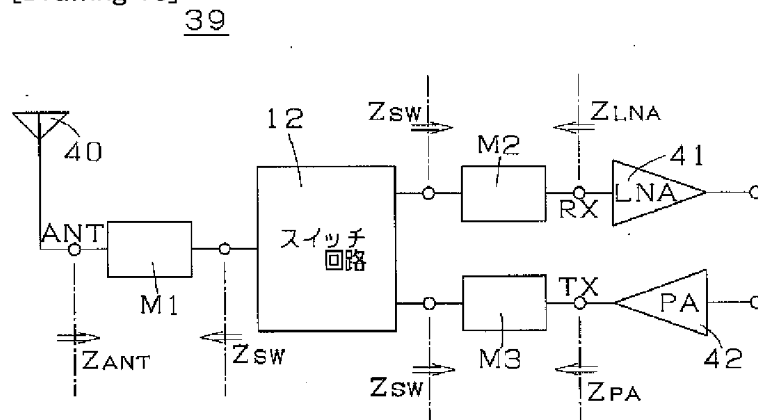
[Drawing 11]



[Drawing 12]



[Drawing 13]



[Translation done.]